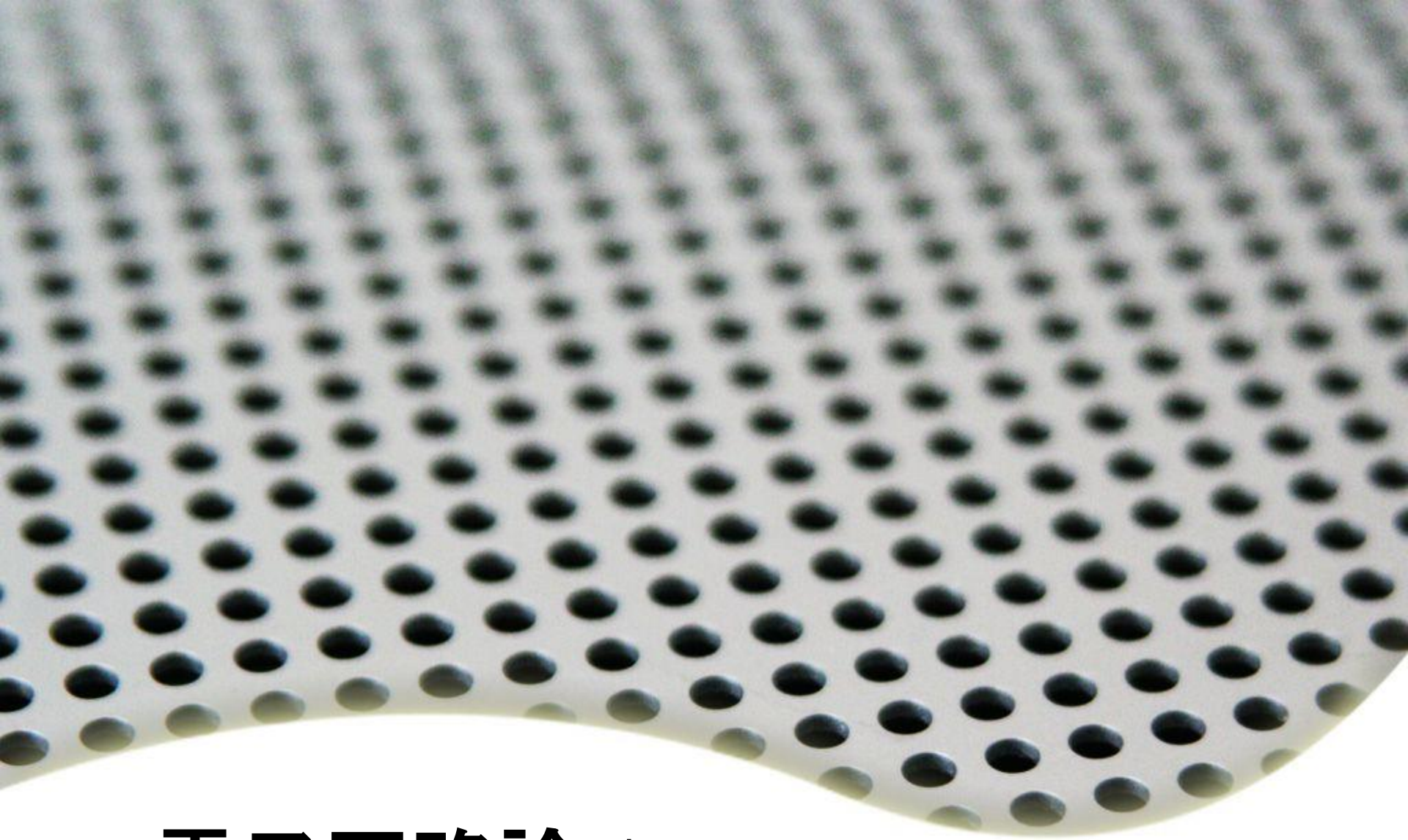
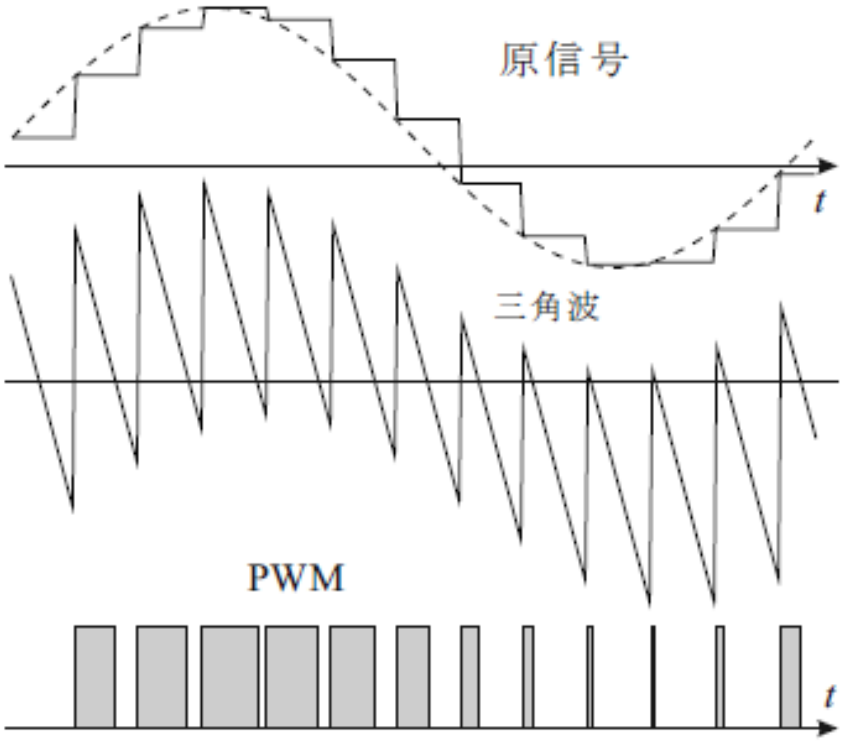


電子回路論 15

2015.1.22 勝本信吾

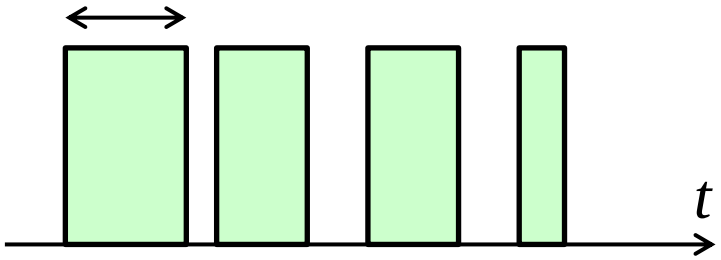
パルス幅変調型

アナログパルス幅変調法



PWM信号

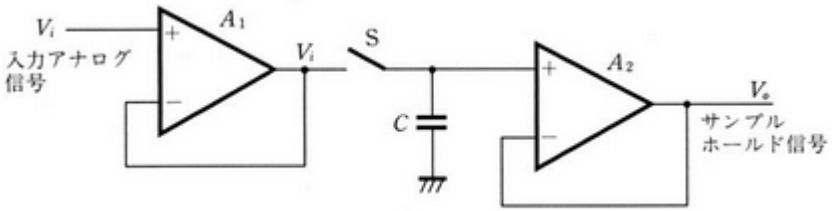
パルス幅をカウンタで作り出す



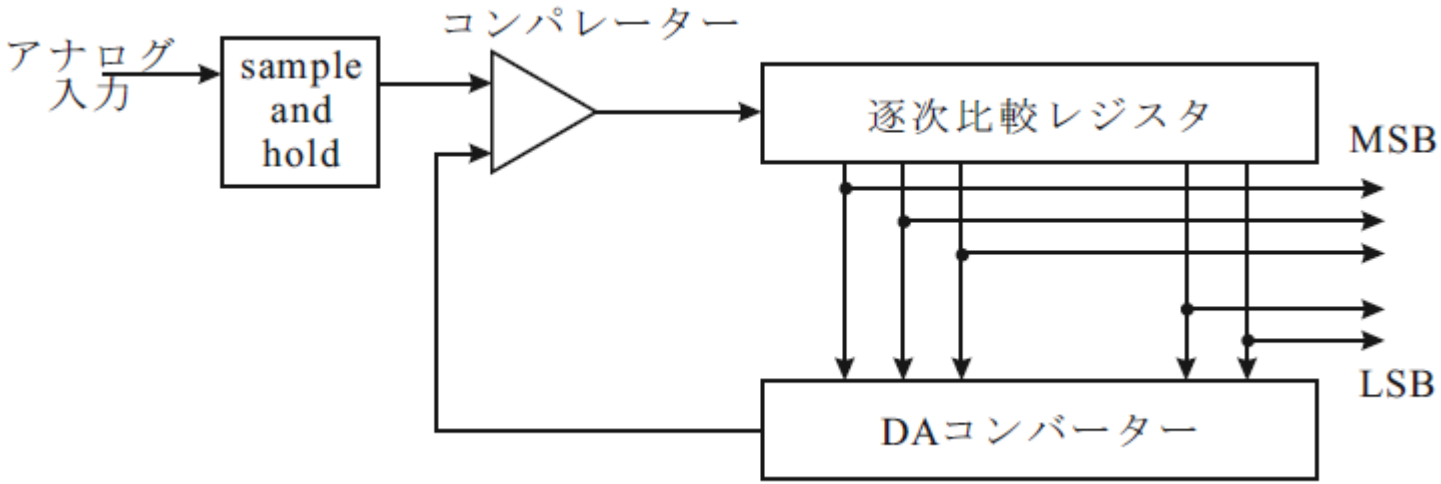
ローパスフィルターによってアナログ信号に戻す.

アナログ-ディジタル変換

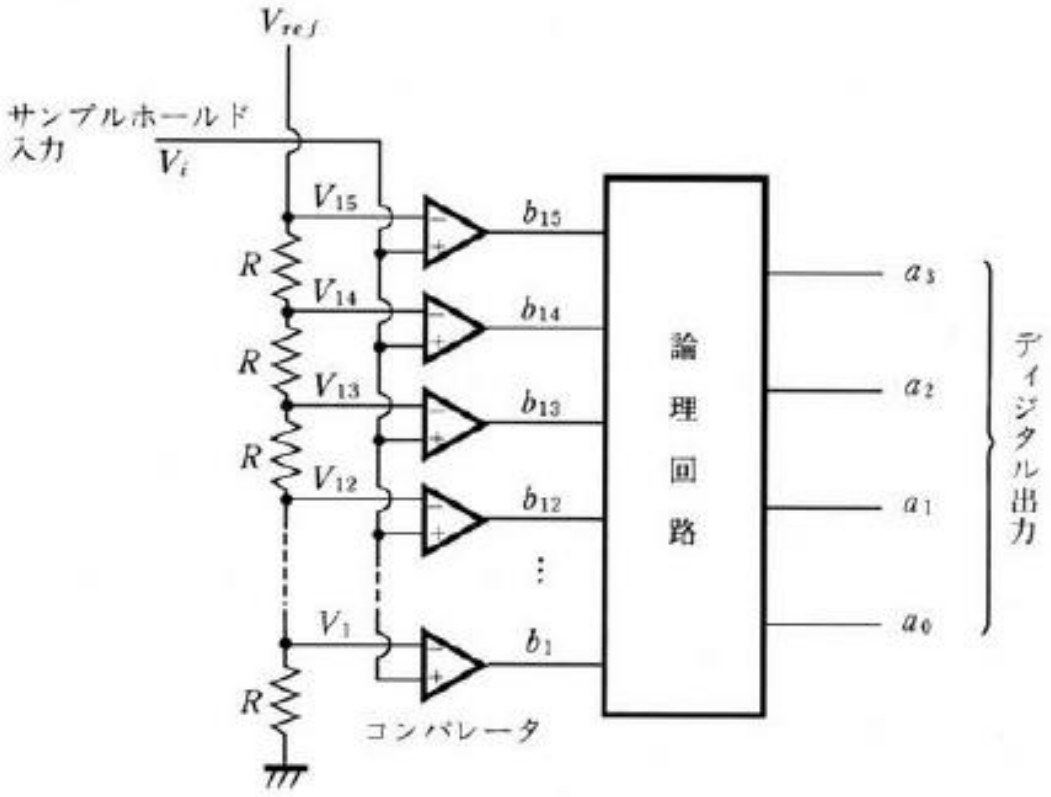
サンプルアンドホールド回路



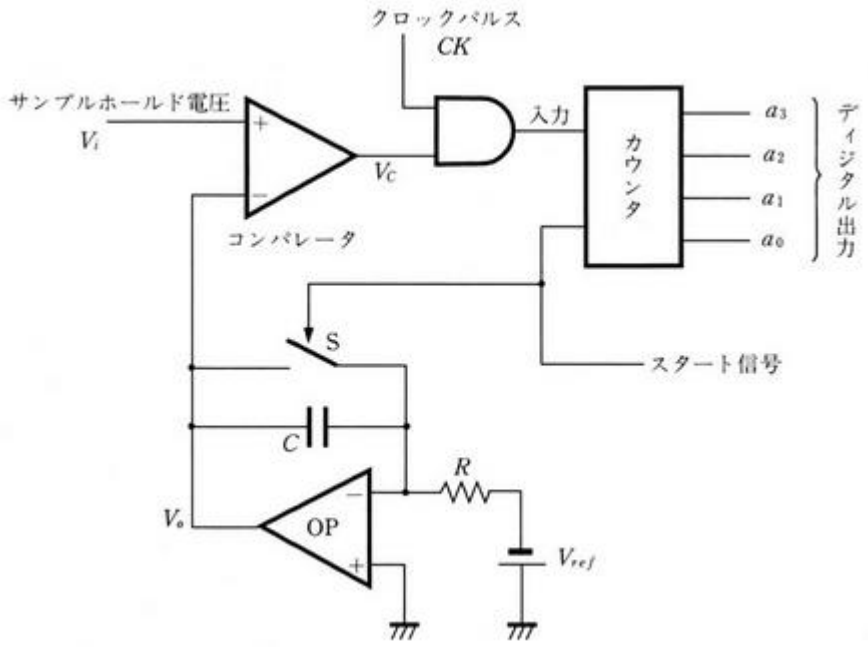
逐次比較型ADC

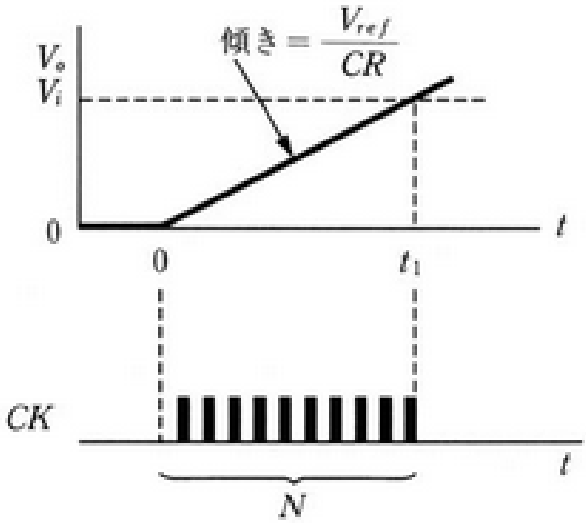


フラッシュ型ADC


V_{ref}
サンプルホールド
入力
V_i
V_{15}
V_{14}
V_{13}
V_{12}
V_1
R
R
R
R
b_{15}
b_{14}
b_{13}
b_{12}
b_1
コンパレータ
論理回路
a_3
a_2
a_1
a_0
ディジタル出力

積分型ADC

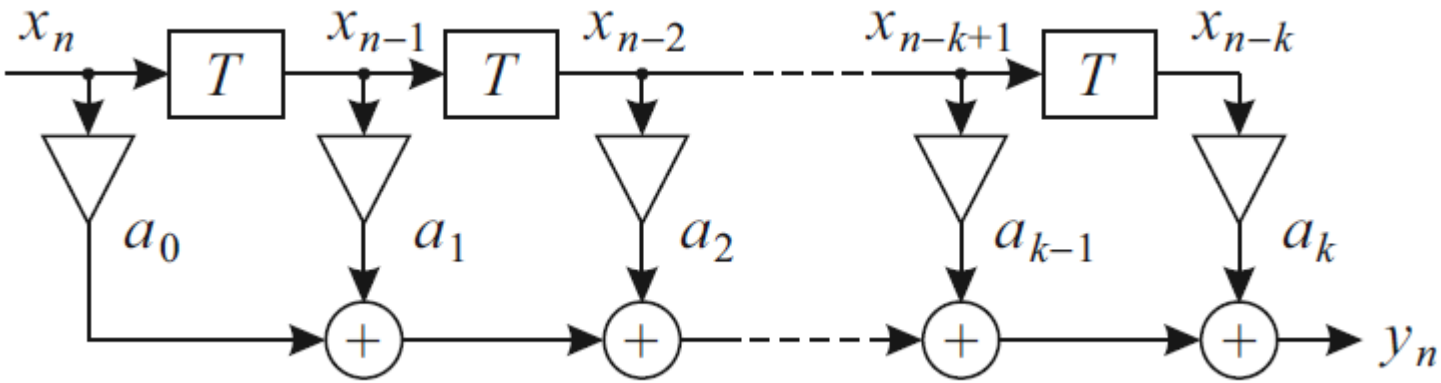




2重積分型：一定時間チャージの後，定電流放電をして電圧が0をクロスする時間を計測

FIRフィルター

有限インパルス応答

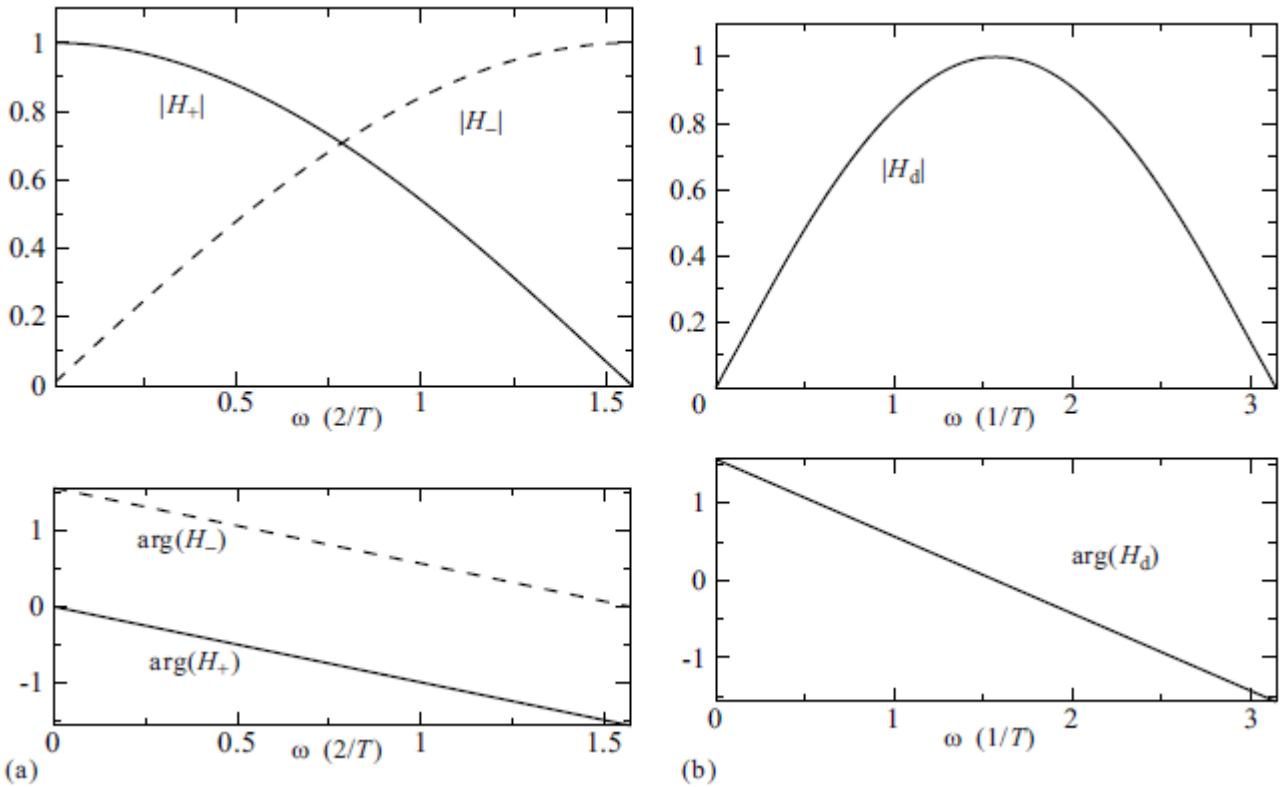


$$H(e^{i\omega\tau}) = \sum_{j=0}^{k} a_j e^{-ij\omega\tau}$$

簡単なFIRフィルター

$$F_{\pm}(x_n, x_{n-1}) = (x_n \pm x_{n-1})/2$$

$$H_{\pm}(e^{i\omega\tau}) = e^{-i\omega\tau/2}\begin{pmatrix}\cos(\omega\tau/2)\\ i\sin(\omega\tau/2)\end{pmatrix}$$

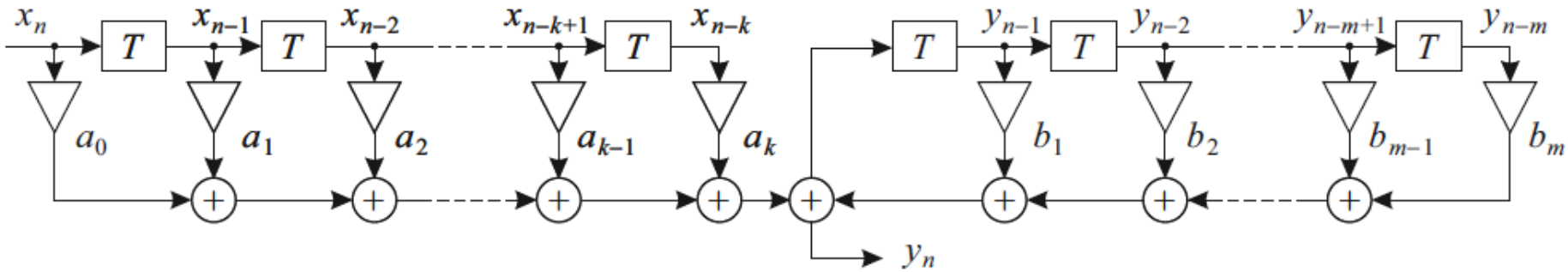


$$F_{\mathrm{d}} = [(x_n + x_{n-1}) - (x_{n-1} + x_{n-2})]/2 = [x_n - x_{n-2}]/2$$

$$H_{\mathrm{d}} = (1 - e^{-2i\omega\tau})/2 = ie^{-i\omega\tau}\sin\omega\tau$$

IIRフィルター

無限インパルス応答　←　フィードバックループ



$$y_n = \sum_{l=0}^{k} a_l x_{n-l} + \sum_{j=1}^{m} b_j y_{n-j}$$

$$Y(z) = X(z) \sum_{l=0}^{k} a_l z^{-l} + Y(z) \sum_{j=1}^{m} b_j z^{-j}$$

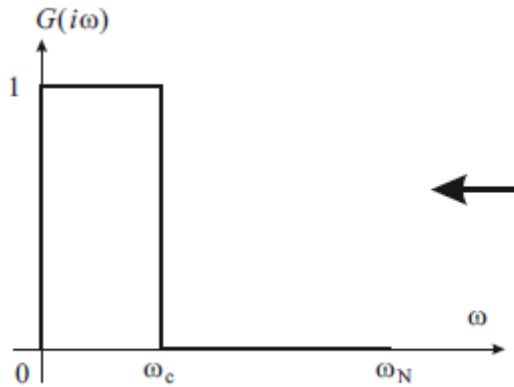
$$H(z) = \frac{Y(z)}{X(z)} = \frac{\sum_{l=0}^{k} a_l z^{-l}}{1 - \sum_{j=1}^{m} b_j z^{-j}}$$

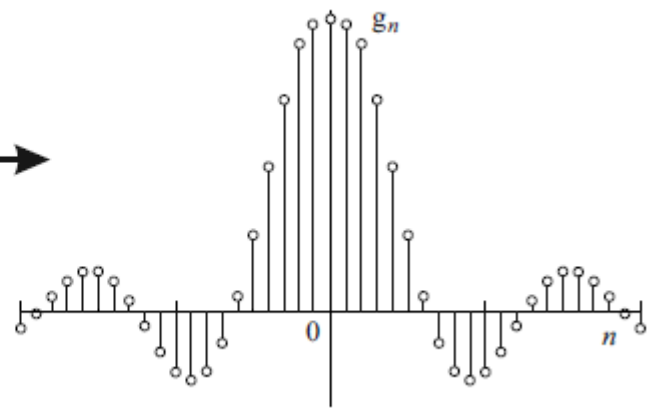
FIRフィルターの設計：窓関数法

理想LPF

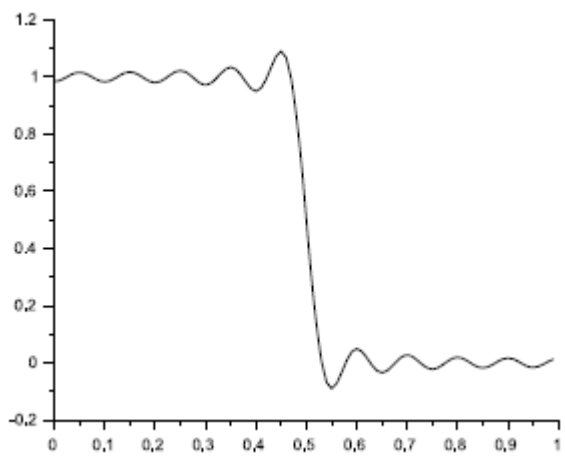
$$G(e^{i\omega\tau}) = \begin{cases} 1, & |\omega| \le \omega_{\mathrm{c}}, \\ 0, & \omega_{\mathrm{c}} < |\omega| \le \omega_{\mathrm{N}} \end{cases}$$

$$G(e^{i\omega\tau}) = \frac{\omega_{\mathrm{c}}}{\omega_{\mathrm{N}}} \sum_{n=-\infty}^{\infty} \frac{1}{n\pi} \mathrm{sinc}\left(n\frac{\omega_{\mathrm{c}}}{\omega_{\mathrm{N}}}\right) e^{-ni\omega\tau} = \gamma_{\mathrm{c}} \sum_{n=-\infty}^{\infty} \mathrm{sinc}(n\gamma_{\mathrm{c}}) z^{-n}$$





$|G(e^{i\omega\tau})|$



有限項で打ち切る

リップルの発生

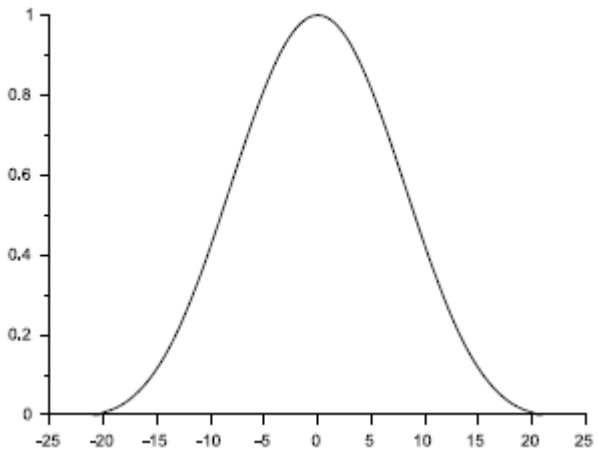
ω/ω_N

FIRフィルターの設計：窓関数法

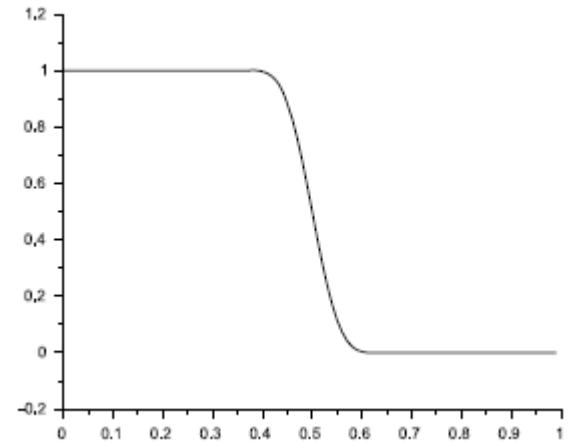
窓関数 (window function) を乗算することで打ち切る

Kaiser 窓

$$w_n = \begin{cases} \dfrac{I_0\left(\alpha\sqrt{1-(n/L)^2}\right)}{I_0(\alpha)} & |n| \le L, \\ 0 & |n| > L \end{cases}$$



$|G(e^{i\omega\tau})|$



ω/ω_N

IIRフィルターの設計

IIRフィルター：アナログフィルターの伝達関数をディジタルに変換

n 次バタワースLPF

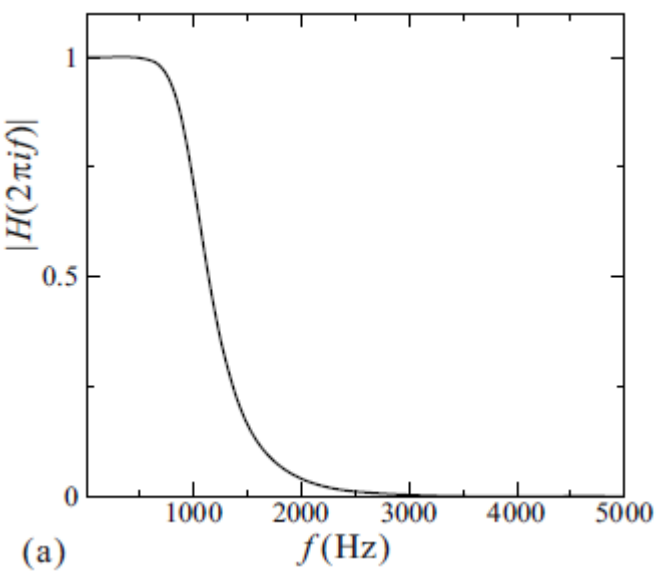
$$\Xi(s) = \sum_{k=0}^{N-1} \frac{\omega_k}{s - s_k}, \quad s_k = r_c \exp\left[i\left\{\frac{\pi}{2} + \frac{(2k+1)\pi}{2n}\right\}\right]$$

インパルス応答

$$\xi(t) = \underbrace{u_{\mathrm{H}}(t)}_{\text{Heaviside}} \sum_{k=0}^{n-1} w_k \exp(s_k t)$$

$\tau = 1$ sampling

$$h_n = h_{\mathrm{H}n} \sum_{k=0}^{n-1} w_k e^{n s_k}, \qquad \therefore H(z) = \sum_{k=0}^{n-1} \frac{w_k}{1 - \exp(s_k) z^{-1}}.$$



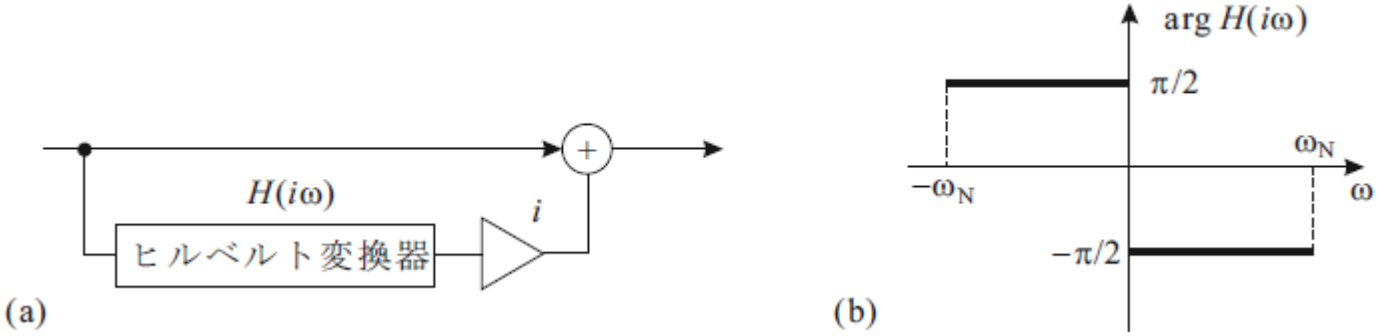
インパルス不変法 $(s - s_k)^{-1} \to (1 - \exp(s_k) z^{-1})^{-1}$

双一次 z 変換法 $s \to \dfrac{1 - z^{-1}}{1 + z^{-1}}$

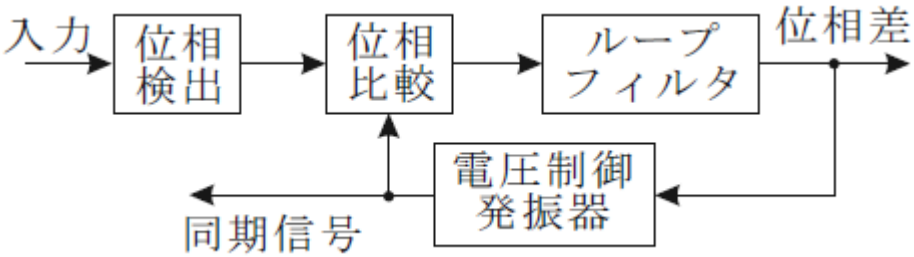
$$H(z) = \frac{b_0 + b_1 z^{-1} + b_2 z^{-2} + b_3 z^{-3} + b_4 z^{-4}}{1 - a_1 z^{-1} - a_2 z^{-2} - a_3 z^{-3} - a_4 z^{-4}}$$

複素信号とPLL

信号の複素化

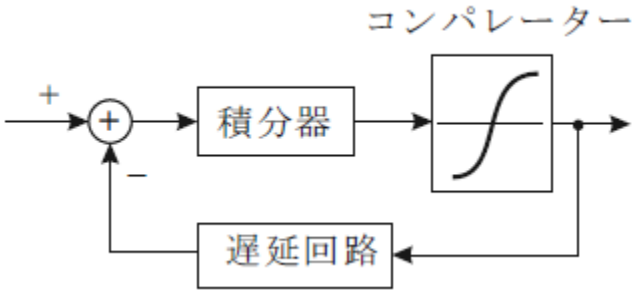


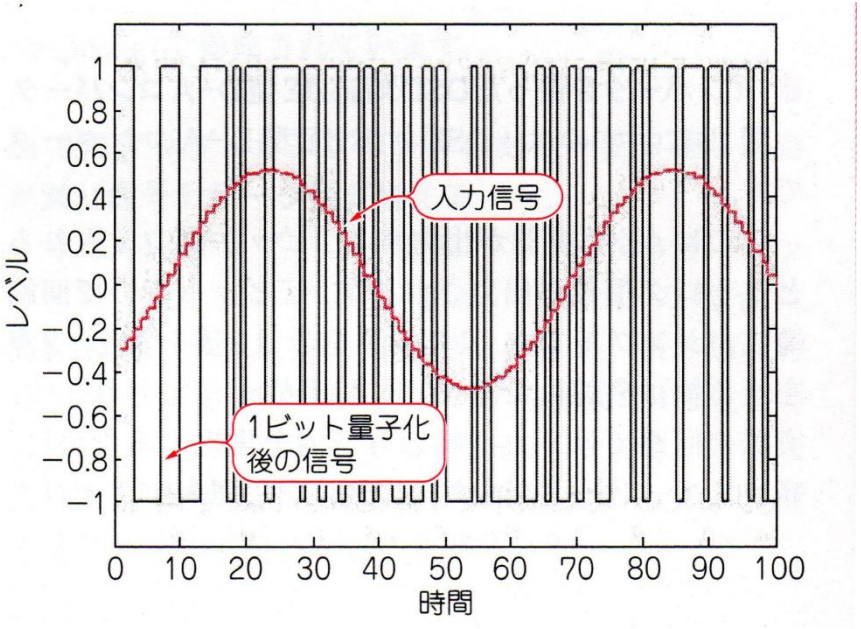
Phase-Locked Loop (PLL)



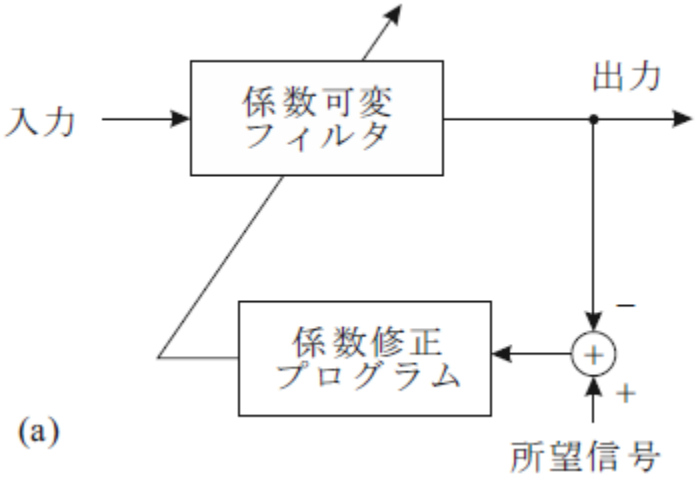
インパルス応答　→ 無限に続く → 比較出力がゼロになっても一定の出力を保つ

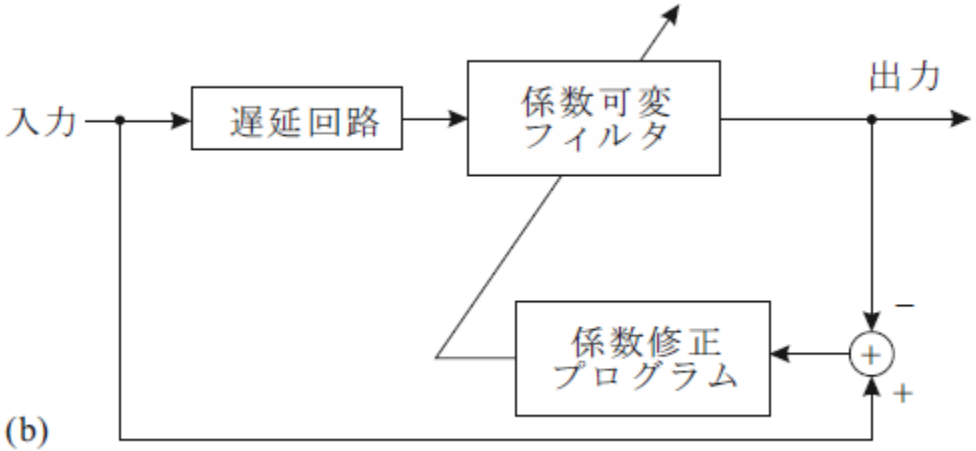
Δ-Σ型A-Dコンバーター/適応フィルター



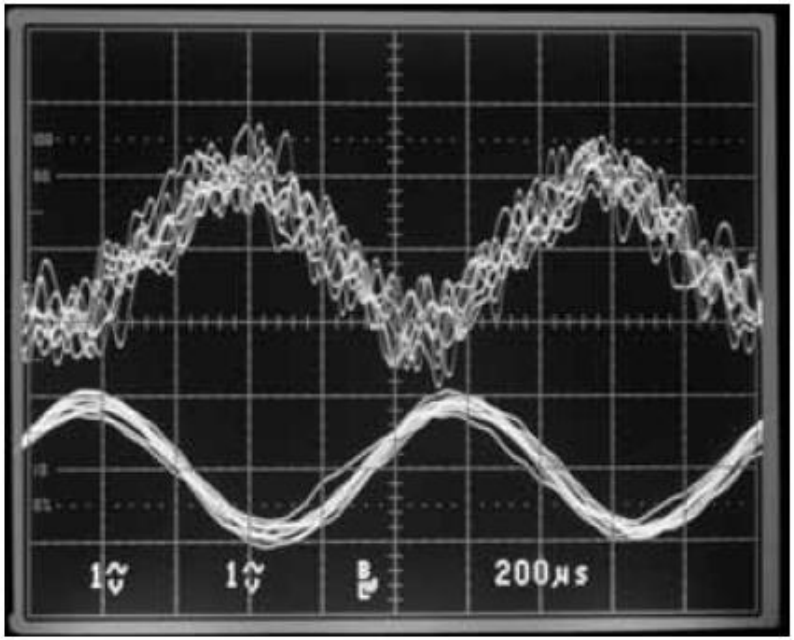


適応フィルター

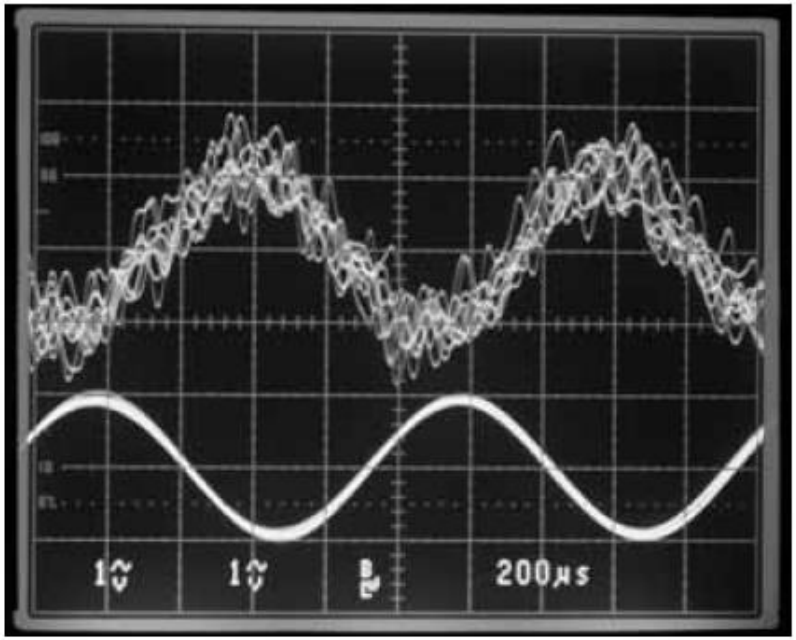




線スペクトル強調器



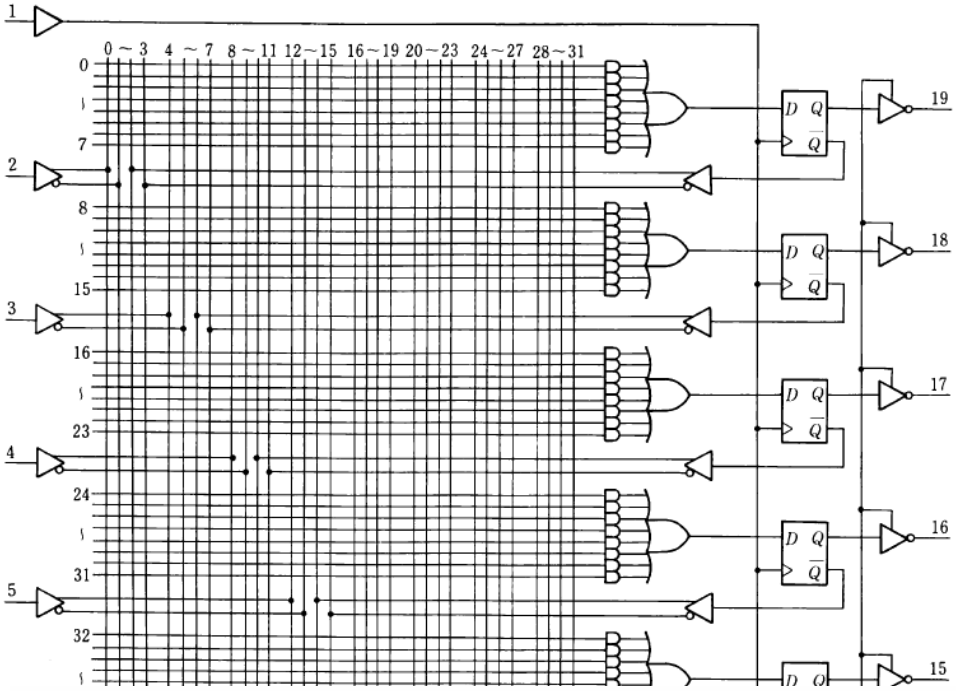
(a) $\mu = 1 \times 10^{-3}$の場合



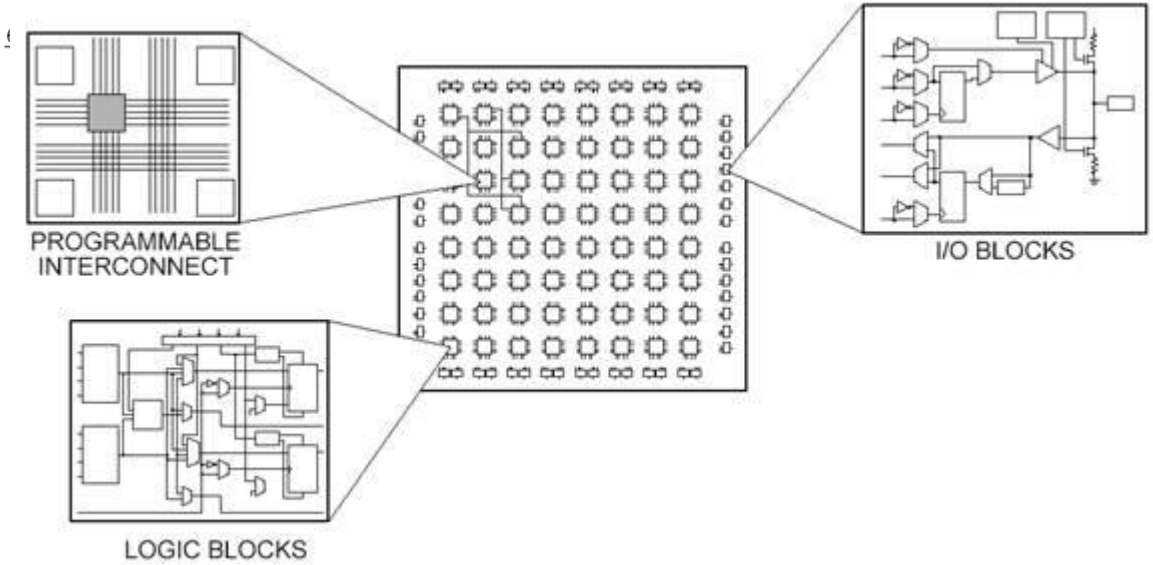
(b) $\mu = 1 \times 10^{-5}$の場合

PLD/FPGAとハードウェア記述言語

PLD の内部回路の一部

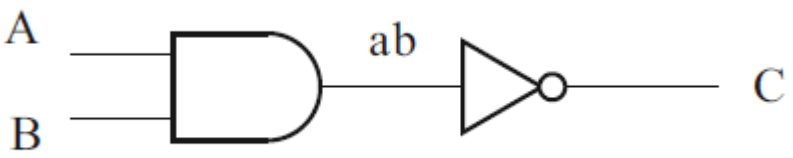


FPGAの内部回路の一部

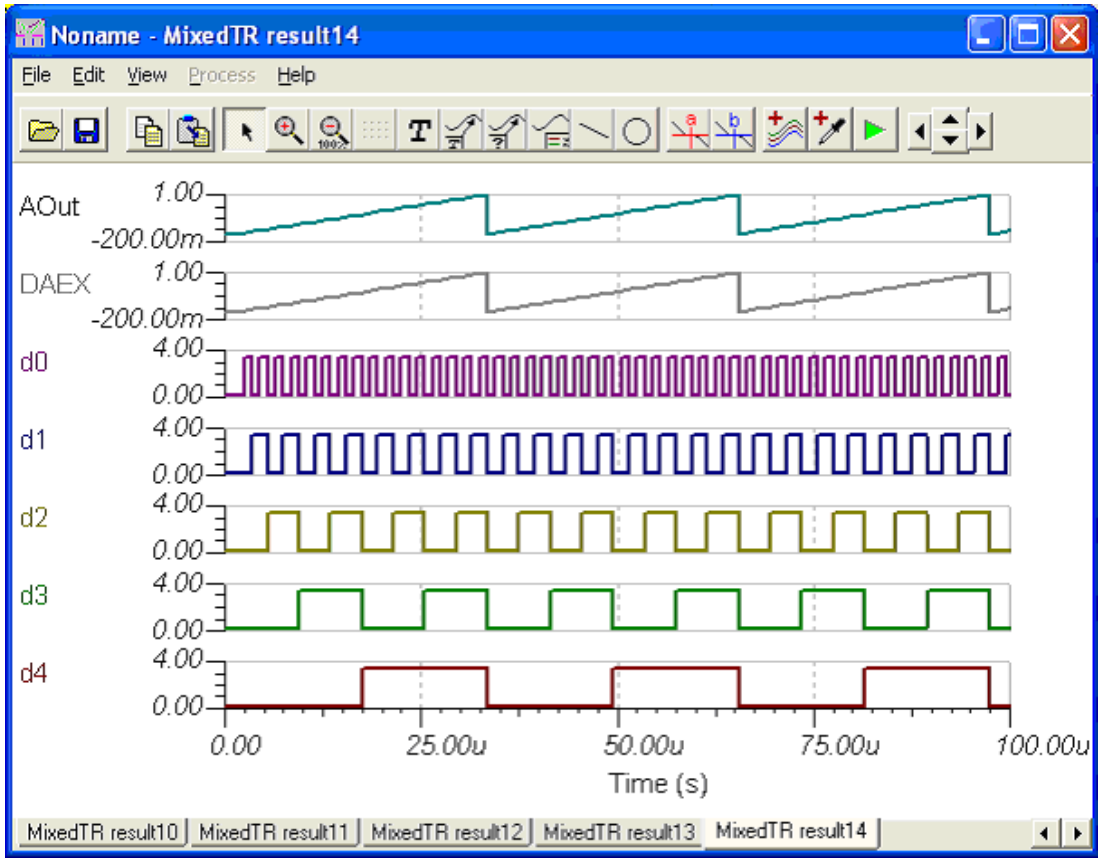


HDL

```
-- Library declaration --------------
library IEEE;
use IEEE, STD_LOGIC_1164.ALL;
-- Entity declaration ---------------
entity NAND_CIRCUIT is
port(
A : in std_logic;
B : in std_logic;
C : out std_logc
);
end NAND_CIRCUIT;
-- Architecture declaration ----------
architecture RTL of NAND_CIRCUIT is
signal ab : std_logic;
begin
ab <= A and B;
C  <= not ab;
end RTL;
```



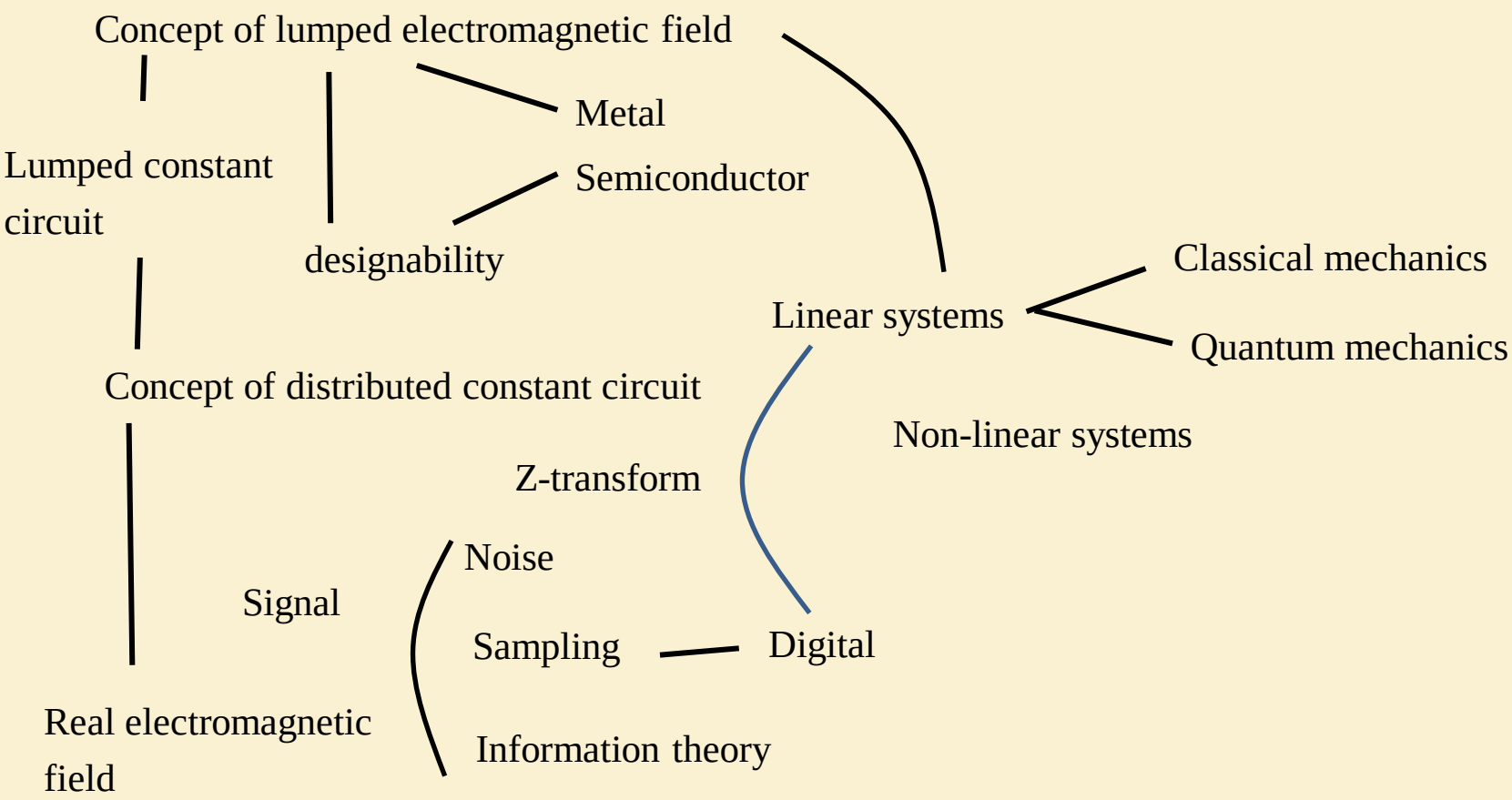
Mixed circuit simulation



Cf. SPICE

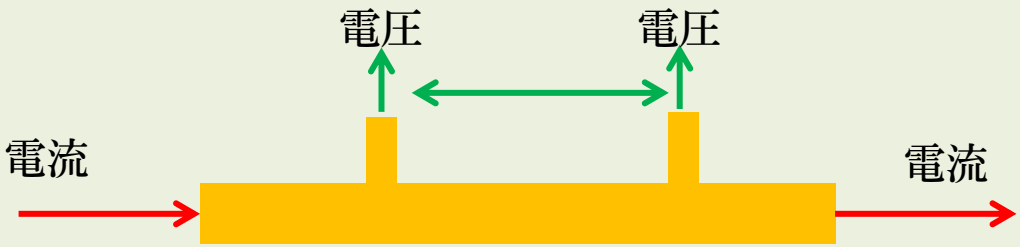
Overview

電子回路：概念，言語の宝庫



電子回路論レポート問題：OPアンプ回路

次のような回路部品がある．
高精度OPアンプ ・・・　4個
定電圧ダイオード (逆方向に電圧を印加するとツェナートンネルにより一定電圧を発生する)　2.5V ・・・　1個
これらを使って，低温で試料の電気抵抗を測定するための回路を構成しなさい．
試料は下の図のように，電流端子，電圧端子が別に出た構造をしている．

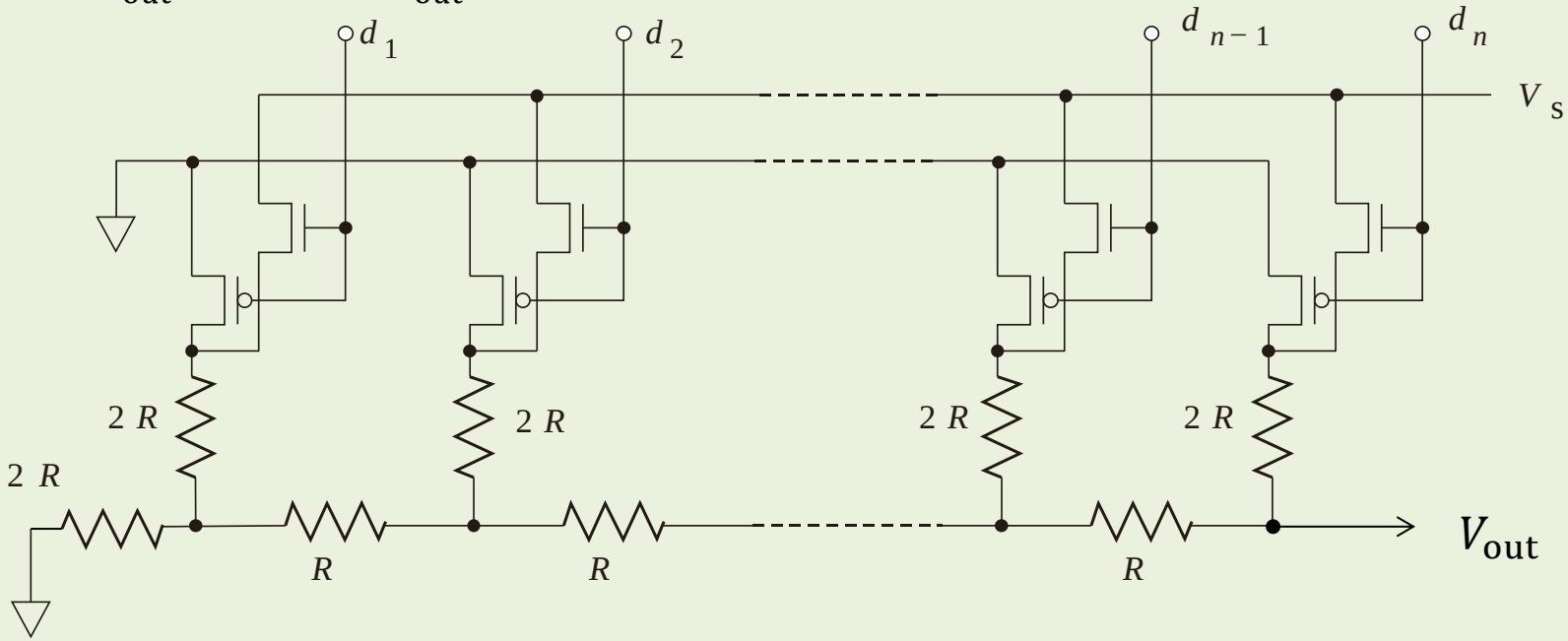


ただし，

1. 抵抗，キャパシタ，インダクタの類の受動素子は適当に追加してよい．
2. OPアンプの電源を供給するためのトラッキング電源は準備されているものとする．
3. 測定抵抗の範囲は100Ω～10kΩで，接触抵抗を含めて50kΩ以内である．
4. OPアンプのオフセット電圧，バイアス電流は無視できるとする．従ってオフセット調整回路を入れる必要はない．

電子回路論レポート問題: DA変換回路

１．次の図のような抵抗ラダー型DA変換回路を考える．講義で扱ったものと端の処理だけが違っている．この回路に2進数列$\{d_k\}(k=1,..,n)$が入力されたとき，出力電圧V_{out}を求めよ．V_{out}は，高入力インピダンスアンプで受けるものとする．



２．手元に，$\{R_0/2^k\}$ $(k=0, \ldots, n)$の抵抗値列を持つ抵抗，抵抗値R_{f}の抵抗，OPアンプ，電圧V_{S}の標準電源，$n+1$個のnチャネルMOSスイッチ，同じく$n+1$個のpチャネルMOSスイッチがある．これらを使って，2進数列$\{d_k\}$が入力された時に

$$V_{\mathrm{out}} = -V_{\mathrm{s}}\frac{R_{\mathrm{f}}}{R_0}\sum_{k=0}^{n} d_k 2^k$$

を出力するDA変換器回路を考えなさい．

電子回路レポート問題：DA変換回路

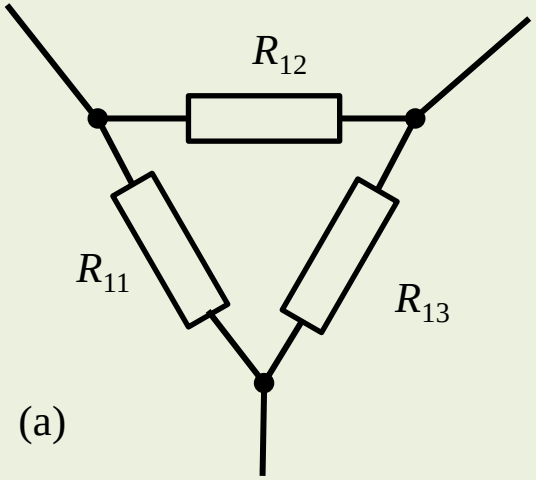
３．２．と同様，に手元に，$\{2^k C_0\}$ (k =0, …, n)の抵抗値列を持つキャパシタ，電圧V_Sの標準電源，n +1個のnチャネルMOSスイッチ，同じくn +1個のpチャネルMOSスイッチがある．これらを使って，2進数列$\{d_k\}$が入力された時に

$$V_{\mathrm{out}} = \frac{V_{\mathrm{s}}}{2^{n+1}-1}\sum_{k=0}^{n} d_k 2^k$$

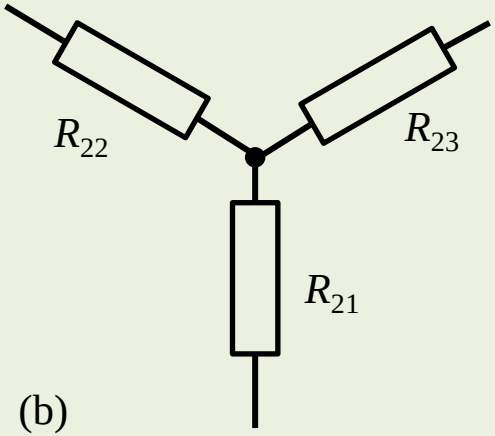
という出力が得られるようなDA変換回路を考えなさい．ただし，出力は入力インピダンスが高くバイアス電流が無視できるような増幅器で受けることとする．

電子回路論レポート問題：回路網

１．(a)のような△結線網と,(b)のようなY結線網とが外部に対して全く等価になるためには，R_{ij}の間にどのような関係があればよいか．

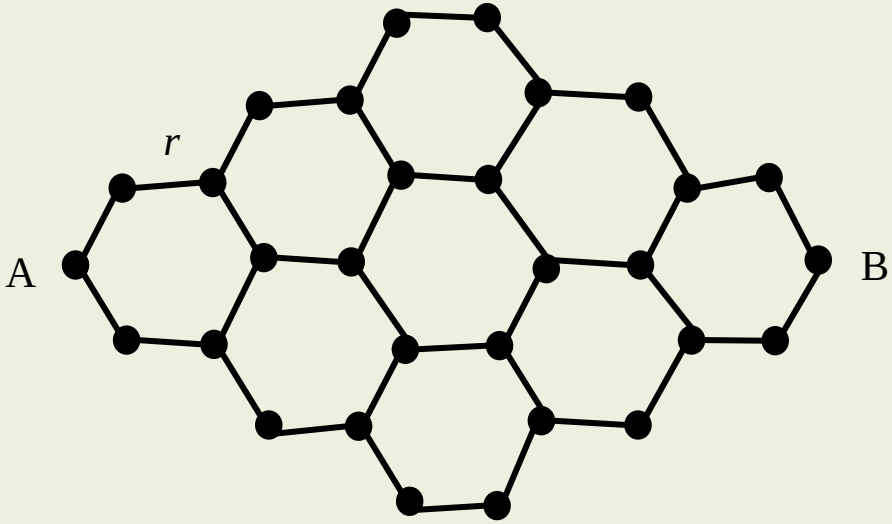


(a)

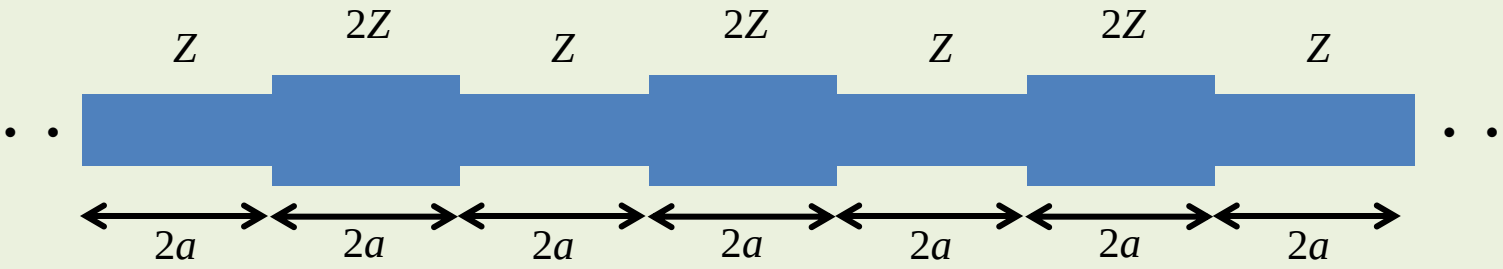


(b)

２．右図のようにすべて同じ抵抗値 r の抵抗で対称な蜂の巣状格子を作ると，A-B間の電気抵抗はいくらになるか．

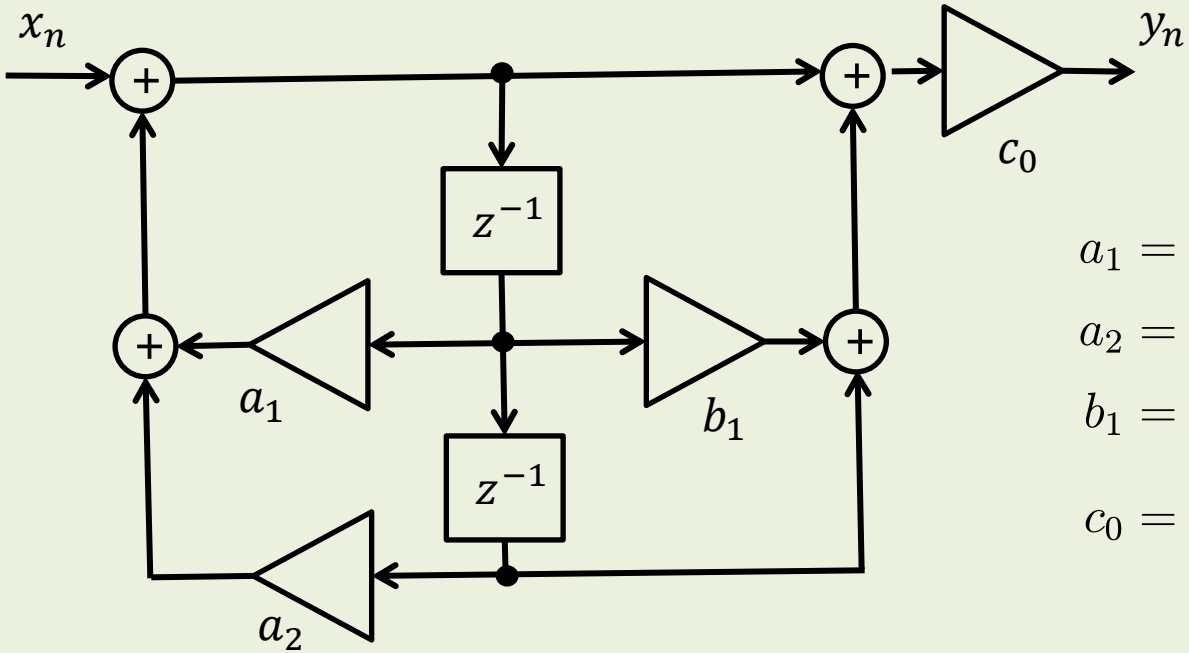


電子回路論レポート問題：分布定数回路



特性インピダンス Z で長さ$2a$の伝送線と，特性インピダンス $2Z$ でやはり長さ$2a$の伝送線とが交互に無限につながっているとする．波動の伝播速度vもこれら２種類で同じとする．透過周波数特性を調べよ．

電子回路論レポート問題：ディジタル・フィルター



$$a_1 = 2\exp(-\pi g_0 \tau)\cos(2\pi f_0 \tau)$$

$$a_2 = -\exp(-2\pi g_0 \tau)$$

$$b_1 = -2\cos(2\pi f_0 \tau)$$

$$c_0 = \frac{1 - a_1 - a_2}{2 + b_1}$$

１．上のブロックダイアグラムから，出力y_nを入力x_nで表す関数式を示せ．

２．係数a_1， a_2， b_1， c_0 が右上のような関係を満たすとき，このフィルターはどのような周波数特性を示すか．ただし，$g_0 < f_0 < f_s/2$ (サンプリング周波数)を満たすとする．($20g_0 = 10f_0 = f_s$ としてグラフを描いてみよ．)