

半導体物理学 その 8

勝本信吾

東京大学 理学系研究科・物性研究所

2016年6月14日

2.4 pn 接合トランジスタ



左から John Bardeen, William Shockley, Walter Brattain. 1948 年頃. Bell 研究所にて.

今回は, William Shockley という一人の天才が発明した 2 種類の半導体デバイスについて見ていくことにしよう. これらのデバイス, そして彼が始めた研究開発のスタイルは, 大げさでなく人類の生活を変化させ, 現在もそれは続いている.

半導体トランジスタ動作の最初の発見について「ベル研の研究者は, これが何の役に立つかなどということは考えず, ゲルマニウムの表面に針を立てて何が起こるかを虚心に研究していた. そして偶然トランジスタ動作を発見した」というような書き方をした解説を見たことがあるが, これはかなり実際とは異なる. 直接の発見者である Brattain と Bardeen は, チームリーダーの Shockley の下, 明確に「固体のみで構成する増幅素子」を目指して半導体の表面準位の研究をしていた. この実験からいきなり増幅効果が現れる, とは考えていなかったようではあるが, 実験結果を見て「信号増幅効果がある」と気づいたのも, このような目的的研究をしていたからであろうと考えられる.

この実験結果が出たときは 1947 年のクリスマス少し前 (12/16 と言われる. 特許出願は 23 日) で Shockley 自身は出張中で不在であり, そのためか, 報告を聞いても不機嫌であったそうである. また, Brattain と Bardeen が偶然に発見したトランジスタ (Transistor, Transfer と Resistor を合成した造語) は点接触型と呼ばれるもので, 極めて不安定かつ素子の再現性に乏しいもので, 実用には大きな障害があると思われた. 彼らの発見が, 発明者魂に火をつけたのか, 理論家でもあった Shockley は「再現性のある増幅素子」を目指して自ら思索に没頭し, 接合型トランジスタに関する天才的閃きを得たのは同年大晦日と言われる. 翌年の 1/23 には早くも理論を完成させ, 1 年後には実験の実現に漕ぎ着けている. 「構造敏感」と言われた半導体の性質を利用し, 人工的な構造を固体中に作り出すことで新しい機能を生み出し, また, 新しい物理学の舞台を創造する, 半導体物理学の輝かしい夜明けである [2].

2.4.1 接合型トランジスタの構造

最も基本的な接合型トランジスタ (バイポーラトランジスタとも呼ばれる. Bipolar Junction Transistor, BJT) は図 2.4 のように pn 接合を近接させて 2 つ並べた構造をしており, npn 型と pnp 型の 2 種類がある. 中央の層からも電極を引き出すため, 端子が 3 つある 3 端子素子である. 両端の電極をコレクタ (Collector, C), エミッタ (Emitter, E) と呼び, 中央電極をベース (Base, B) と呼ぶ. ごく初期にはベースとなる基材の両面から, 基材のドーパントの逆となるドーパント金属を合金化することで作製していた. やがてリソグラフィと熱拡散, あるいはイオン打ち込

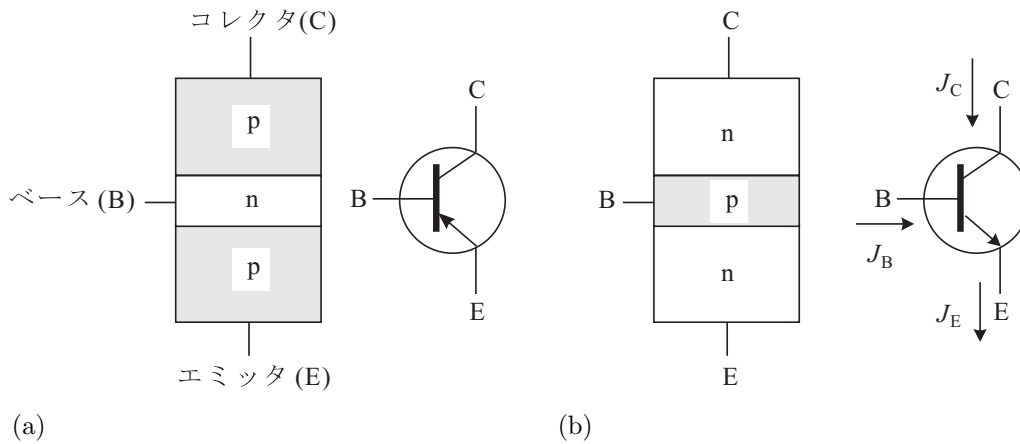


図 2.4 (a)pnp 型トランジスタの構造と回路図. 端子名. (b)nnp 型トランジスタの構造と回路図.

みを組み合わせて作製するようになったが、ベースという名称はそのまま使われている。

トランジスタとしての動作をさせるには、ベースは非常に薄く作る必要がある。少なくとも前節で見た少数キャリア拡散長より薄く作らなければならない。これは大変重要な点である。

回路図は図 2.4 のように「ベース」に 2 つの電極が接続されている様子を象形的に描いたものである。丸囲いは省略する場合も多い。pnp と npn は矢印の向きで区別する。これはベースに少数キャリアを注入している際の電流の向きを示している。以下、npn 型を考えることとし、各端子の電流の向きを図のように決めておくことにする。

2.4.2 接合型トランジスタの電流増幅特性

B-C に定電圧電源をつないでコレクタに流れる電流 J_C を見ると (都合上符号を反転した), B-C だけ取り上げれば pn ダイオードであるから、既に見てきたような整流特性を示している ($J_E = 0$ の場合)。ここへ、エミッタに定電流電源を接続し、電流を流し出す (電子を押し込む) と図 2.5(a) のように、 $V_{BC} - J_C$ 曲線は、負電流側へシフトする。

これは光が当たった時の太陽電池の特性図 2.3(b) とそっくりである点に注意しよう。見た目が似ているというだけでなく、物理的にほぼ同じ状況が作り出されている。すなわち、太陽電池では光照射によって少数キャリアを直接生成 (注入しているのに対し、トランジスタのこの構成では、ベース-コレクタの pn 接合に対して、もうひとつの pn 接合、エミッタ-ベースを通して少数キャリア (電子) が注入されている。

再度接合系に生じている物理現象を説明すると次のようになる。伝導帯、価電子帯で生じていることは定性的には対称的であるので、伝導帯での現象を中心とする。npn 接合の B(p)-C(n) 間に負の電圧 (p 側にマイナス) を印可すると逆バイアスであって接合面を超えての拡散は抑えられる。一方、p 側の少数キャリアである電子の (逆向きの) 拡散は、ゼロバイアスでも接合に達すれば V_{bi} によって n 層へすべて流れ出ているのでバイアスで増加せず、絶対量も小さい (ゼロバイアスで n 側からの拡散と釣り合っていた量)。すなわち、逆バイアスに対して流れる電流は n 層からの拡散電流の過剰抑制分であり、小さく、バイアス電圧の増加に対して抑制が終了することで飽和する。ここで、B-C 接合の反対側にある np 接合 (E-B 接合) に順方向電圧を加える。これはもちろん、B に金属の接合 (オーミック接合) が付いていて電位を独立に制御できることから可能になっている。順方向電圧は拡散電流を抑えていた作り付け電圧を緩和するため電子が拡散で E から B へ流れ込む。これは E(n) 側では電子が多数キャリアであるため、文字通り多数流れ込み接合周辺のベース側の少数キャリア (電子) 濃度を上昇させる。この濃度上昇が少数キャリアの注入 (minority carrier injection) と呼ばれるものである。注入された少数キャリアは B 中へ拡散し、何らかの過程を通して多数キャリアと対消滅する (全体の電流が消滅するわけではない)。その距離が少数キャリア拡散長 (minority carrier diffusion length) である。B へ注入された電子は拡散流で濃度勾配によって流れているので、B 電位を与えているオーミック電極に流れていくわけではない (一部再結合して電極へ流れる)。B が少数キャリア拡散長より十分薄いと拡散流は反対側の pn 接合 (B-C 接合) に到達して C に流れ出し、逆方向電流となる。図 2.6(a) で逆方向に流れている電流 (図の J_C の符号では正の方向) がこれであり、注入されている少数キャリアで電流量は律速されるから

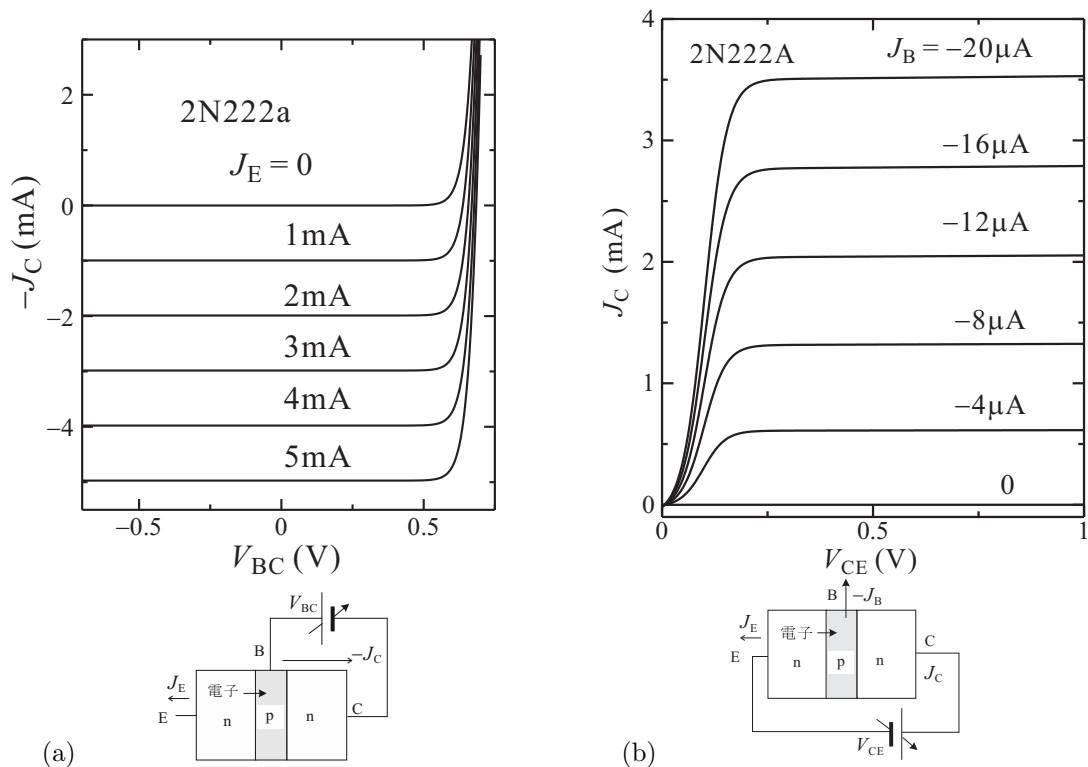


図 2.5 (a) 下図に示したような実験回路で、 V_{BC} を変化させてコレクタに流れる電流 (の符号を反転したもの) を測定した。ベース-コレクタのダイオード特性。エミッタからベースへ電子を注入するに従い、太陽電池の光起電力に類似の特性となる。(b) コレクタ-エミッタに電圧 V_{CE} を加えても、接合の片側が逆方向バイアスとなるため電流はほとんど流れない。が、ベースを電流バイアスすると、電流値に応じてコレクタ電流が飽和する形で電流が流れる。

V_{BC} を変化させても、順方向電流が流れださない限りほとんど変化しない。これは、太陽電池から流れ出す電流が光照射量 (少数キャリア注入量) で決まっているのと同じである。

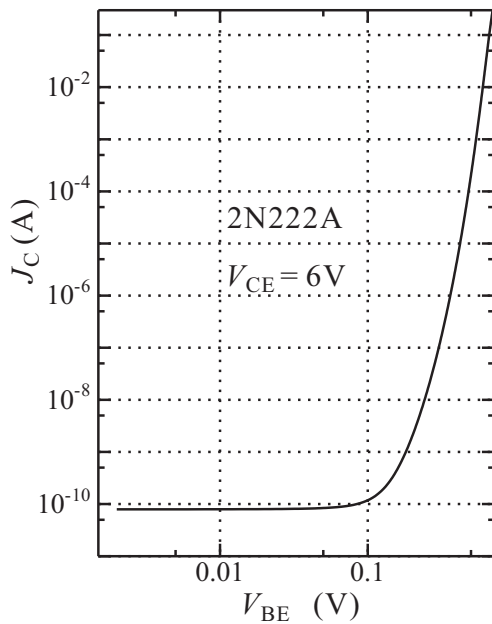
以上を使って増幅回路を考える。図 2.6(c) のように C-E 間を電圧でバイアスする。B にどれだけの少数キャリアを注入するかは E-B のバイアス、 V_{BE} によって決まる。従って、 J_C は V_{BE} に対して図 2.6(a) のように非常に鋭敏に変化する。ただし、このままでは非線形性が極めて強く、信号増幅素子としてはほとんど使い物にならない。

注入キャリアの一部は再結合によって多数キャリア電流になり、一部は C に吸収されずに B 電極に流れ出るから、B 電流 J_B は V_{BE} に対して J_C と係数が異なるが同じ特性で変化するはずである (何しろ同じ np 接合である)。すなわち、 J_C は J_B に比例し、

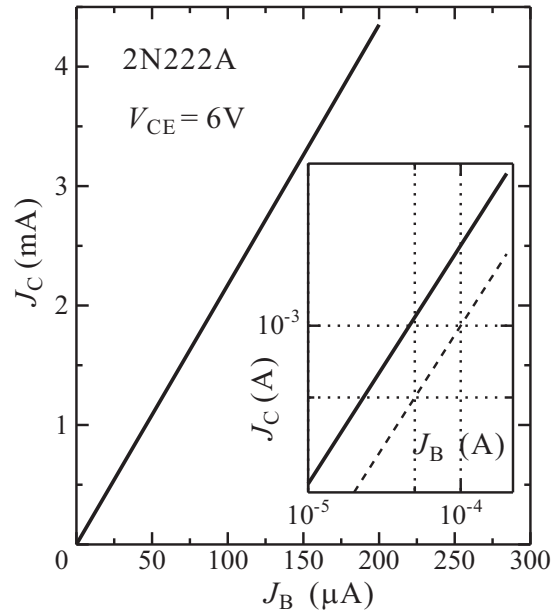
$$J_C = h_{FE} J_B \quad (2.16)$$

と書けると考えられる。実際、測定してみると、図 2.6(b) のように、極めて良い直線性を示していることがわかる。 h_{FE} は電流増幅率と呼ばれ、また、このことから「バイポーラトランジスタは電流増幅デバイス」という言い方がなされる。実際、そのように扱って回路上は問題にならないが、物理的には以上のような意味であるので、「小さな電流が大きな電流を引き込む」というような因果関係はない。小さな電流をモニタしながら電圧を通して大きな電流を制御している、と見る方が物理的には実際に近い。

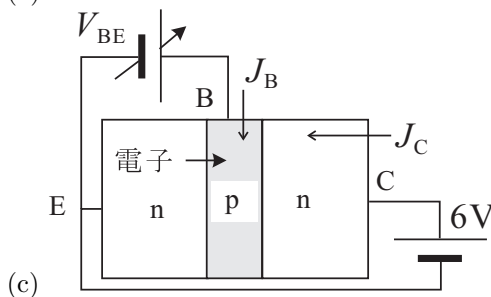
電気回路的に重要なことは、電流増幅デバイスであるため、電圧バイアスは入力インピーダンスが低くなる領域にセットされるといこうことである。特に高周波回路では伝送路の特性インピーダンスとのマッチングに注意を要する。また、バイアスの取り方にもよるが、増幅器として使用する場合は、ベース-エミッタ間の電圧は注入電流を制御しやすいダイオードの閾値付近に来ることになる。



(a)



(b)



(c)

図 2.6 (c) のような実験回路で測定したトランジスタの特性. (a) コレクタ-エミッタをバイアスして、ベース-エミッタ間を順方向にバイアスしていくと、 V_{BE} に対して非常に敏感に J_C が変化する. (b) これを J_B と J_C 間の関係と考えると、(同一ダイオードの特性を見ているのと同じであるから) 非常に線形性が良くなる. 挿入図は両対数プロットで、破線は傾き 1 を表している.

2.5 電場効果トランジスタ I

電場効果トランジスタ (Field Effect Transistor, FET) は、BJT と比べても極めて広範囲で使用されており、半導体デバイスの中でも主力と呼べるものである. 動作原理は BJT と比べても簡単であり、概念的な発明は BJT よりも先である*1が、FET の動作のためには BJT よりも更に高度な半導体テクノロジーを要したため、その実現は BJT よりも遅れることとなった. また、現在の中心的な構造は、金属-酸化物-半導体 (Metal-Oxide-Semiconductor, MOS) 型であるが、pn 接合を使用した接合型 FET (Junction FET, JFET) が先に実用化された.

2.5.1 pn 接合と空乏層

JFET の動作を理解するには、pn 接合にかかる逆方向電圧と空乏領域との関係を見ておく必要がある. pn 接合を図 2.7 のように置き、 x 座標に依存する電位を $\phi(x)$ とする. ポワソン方程式は

$$\frac{d^2\phi}{dx^2} = -aq(x) \quad (a \equiv (\epsilon\epsilon_0)^{-1}) \quad (2.17)$$

と書くことができる. 空乏領域の電荷分布に関して第 1.1 節と同じ簡単な仮定をすると、

$$\begin{cases} q = -eN_A & (-w_p \leq x \leq 0), \\ q = eN_D & (0 \leq x \leq w_n) \end{cases} \quad (2.18)$$

*1 Shockley は BJT に先立ち FET の特許を書いている. ただ、これについては類似のアイデアが多数あり、BJT ほどの独創性はない.

である． $\phi(-\infty) = 0$ としよう．接合に外部から逆方向電圧 V がかかっているとすると空乏層の端での境界条件は

$$\begin{aligned} \phi(-w_p) &= 0, & \left. \frac{d\phi}{dx} \right|_{-w_p} &= 0, \\ \phi(w_n) &= V + V_{bi}, & \left. \frac{d\phi}{dx} \right|_{w_n} &= 0 \end{aligned} \quad (2.19)$$

である．積分すると

$$\phi(x) = \begin{cases} (aeN_A/2)(x + w_p)^2 & (-w_p \leq x \leq 0), \\ V + V_{bi} - (aeN_D/2)(x - w_n)^2 & (0 \leq x \leq w_n) \end{cases} \quad (2.20)$$

である． $x = 0$ での接続の境界条件

$$\lim_{x \rightarrow +0} \phi = \lim_{x \rightarrow -0} \phi, \quad \lim_{x \rightarrow +0} (d\phi/dx) = \lim_{x \rightarrow -0} (d\phi/dx) \quad (2.21)$$

より，空乏領域の幅 w_p , w_n は次のように求められる．

$$w_p = \left[\frac{2\epsilon_0\epsilon(V + V_{bi})}{eN_A} \cdot \frac{N_D}{N_D + N_A} \right]^{1/2}, \quad w_n = \left[\frac{2\epsilon_0\epsilon(V + V_{bi})}{eN_D} \cdot \frac{N_A}{N_D + N_A} \right]^{1/2} \quad (2.22)$$

$$w_d = w_p + w_n = \left[\frac{2\epsilon_0\epsilon(V + V_{bi})}{e} \cdot \frac{N_A + N_D}{N_A N_D} \right]^{1/2}. \quad (2.23)$$

p⁺n 構造，すなわち $N_A \gg N_D$ であれば次のように近似される．

$$w_d \approx \left[\frac{2\epsilon_0\epsilon(V + V_{bi})}{eN_D} \right]^{1/2} \approx w_n. \quad (2.24)$$

すなわち，空乏領域は加えた逆方向電圧に造り付けポテンシャルを加えた量の平方根に比例する形で広がる．

この時，空乏層内に蓄積された（両領域で相殺するので片側領域の）電荷は，単位面積当たり $Q = eN_D w_d$ であるから，有効静電容量（微分静電容量）は

$$\frac{dQ}{dV} = eN_D \sqrt{\frac{2\epsilon_0\epsilon}{eN_D}} \frac{1}{2\sqrt{V + V_{bi}}} = \sqrt{\frac{\epsilon_0\epsilon e N_D}{2}} (V + V_{bi})^{-1/2} \quad (2.25)$$

である．

この関係式は，pn 接合の評価に良く使用される．すなわち，逆方向電圧 V を加えながら小振幅の高周波を pn 接合に加えて位相遅れから微分静電容量 $C(V)$ を測定して左図のようにプロットする（図では便宜のため横軸を $-V$ とした）と， N_D が空間的に一様であるとするとデータは直線上に並ぶ．

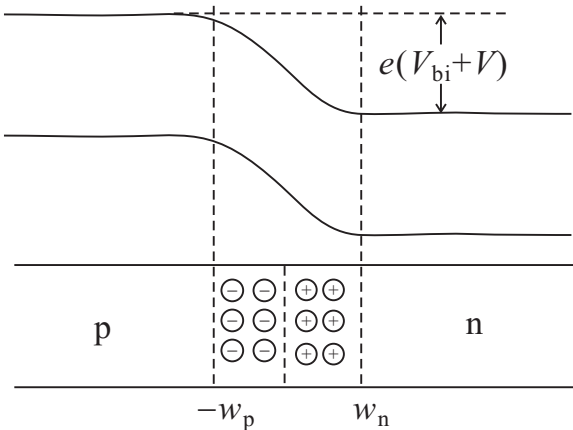
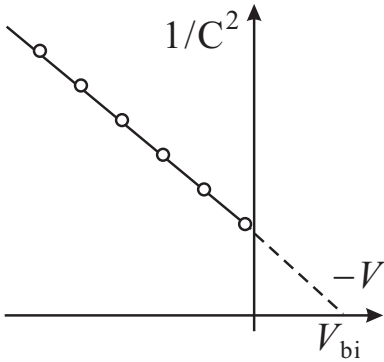


図 2.7 pn 接合の簡単なモデル

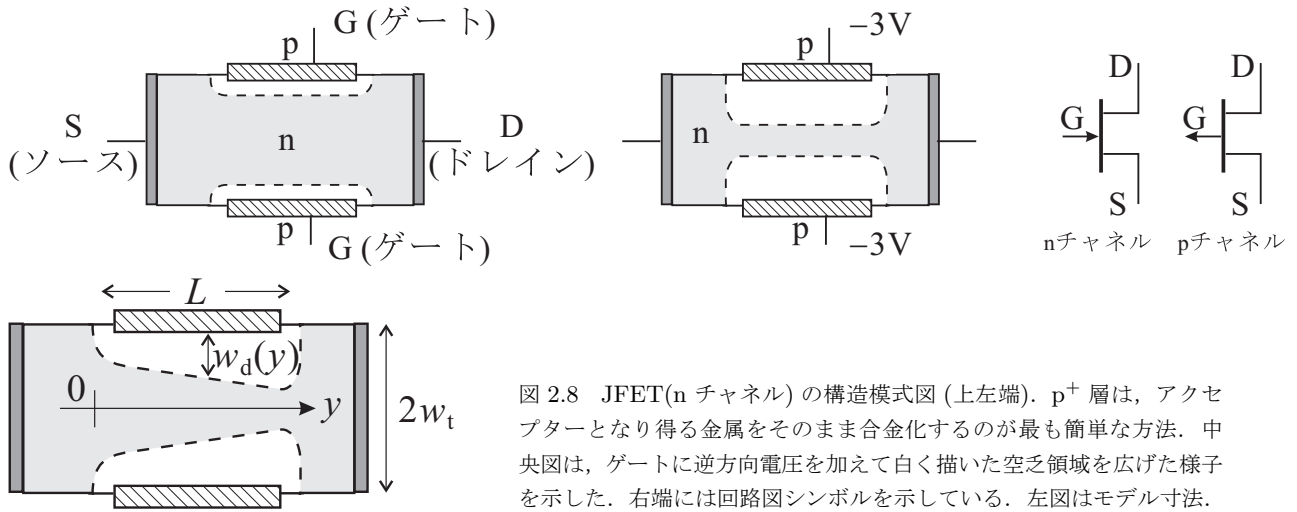


図 2.8 JFET(n チャンネル) の構造模式図 (上左端). p^+ 層は, アクセプターとなり得る金属をそのまま合金化するのが最も簡単な方法. 中央図は, ゲートに逆方向電圧を加えて白く描いた空乏領域を広げた様子を示した. 右端には回路図シンボルを示している. 左図はモデル寸法.

$C \rightarrow \infty$ は当然実験的には実現しないが, 逆方向側のデータを外挿することで $1/C^2 = 0$ の点を求めると, これより V_{bi} を求めることができる.

更に, N_D が空間的に一様でない場合, 深い準位が存在する場合など, このプロットを微分することで空間分布に関する情報を得ることができる. また, V をパルス状に加えてパルス後の過渡的応答を調べたり, 照射射下で調べることで非常に多くの情報を得ることができる [4].

2.5.2 接合型電場効果トランジスタ

図 2.8 に JFET の構造模式図を示した. 図は n チャンネルのもので, チャンネル両端にソース (Source, S), ドレイン (Drain, D) と呼ばれる電極が取り付けられている. チャンネルはゲート (Gate, G) と呼ばれる p^+ 領域で挟み付けられている. 動作原理は見てわかるように極めて簡単で, 白く描いた空乏領域を, 逆方向電圧をゲートに加えることで式 (2.23) に従って広げ, 伝導に有効なチャンネル幅を狭めて伝導度を制御しようというものである. BJT が回路的には電流制御デバイスと言っても差し支えなかったのに対して, こちらは明らかに電圧制御デバイスであり, 入力抵抗も pn 接合の逆方向抵抗となるので高入力インピーダンス素子ということになる.

簡単な物理モデルを示しておこう. これまでの pn 接合の扱いにならって, 空乏層-伝導チャンネルの境目は急激であるとす. ゲート長を L , JFET の厚さを $2w_t$ とする. チャンネルに沿った方向を y 軸に取る. 空乏層幅 w_d は

$$w_d(y) = \sqrt{\frac{2\epsilon\epsilon_0 V(y)}{eN_D}} \quad (2.26)$$

である. $V(y)$ は y 位置に接合を通して生じている電位 (差) で, V_{bi} と逆バイアスゲート電圧 V_g を合わせたものから, 電流を流すためにチャンネル方向にかかっている電圧 V_{ch} を引いたものである.

$$V(y) = V_g + V_{bi} - V_{ch}(y).$$

今は, 少数キャリアの注入はなく, 多数キャリアのドリフト電流を考慮すれば良い. y 方向電場は dV/dy であり, チャンネルを流れるドリフト電流は, チャンネルの深さ方向幅を W として

$$J_{ch} = eN_D\mu_n \frac{dV}{dy} \cdot 2(w_t - w_d)W \quad (2.27)$$

J_{ch} をチャンネル長 L について積分すると, J_{ch} 自体は一樣で $J_{ch}L$ になるはずであるから,

$$J_{ch}L = \int_0^L J_{ch} dy = 2eN_D\mu_n W \int_0^L (w_t - w_d) \frac{dV}{dy} dy = 2w_t eN_D\mu_n W \int_{V_0}^{V_L} \left(1 - \frac{w_d}{w_t}\right) dV. \quad (2.28)$$

$w_d = w_t$ となって $J_{ch} = 0$ となる V を V_c と置くと, $V_c = eN_D w_t^2 / 2\epsilon\epsilon_0$ であり, これを使って, $w_d/w_t = \sqrt{V/V_c}$ と書き, J_{ch} を次のように表すことができる.

$$J_{ch} = \frac{2N_D e \mu_n W w_t}{L} \left[V_L - V_0 + \frac{2}{3\sqrt{V_c}} (V(V_0)^{3/2} - V(V_L)^{3/2}) \right]. \quad (2.29)$$

式 (2.29) を全 V_L 領域に適用してしまうと, 小さい電圧では, 第 1 項の線形項が大きく電流は直線的に立ち上がるが, 電圧増加と共にやがて $3/2$ 乗の項が効いて反転し電流が減少するという負性抵抗を示すことになる. 現実に生じていることは, 電圧増加に対して余計に流れようとする電流により電位分布が発生し, これが空乏層幅を広げてチャネル幅が狭くなる現象であり, 電流が減少しながら空乏層幅が広がることはあり得ず, モデルに問題 (等電位面が平面で y 軸に垂直, という仮定など) があり, 電位電荷分布を正しく扱えていないことが明らかである. 現実には空乏層幅増大に伴い, 電流が V_L を増大してもほとんど増加しない飽和領域が生じる. 飽和領域付近のもう少し現実的な電位電荷分布を表す数値モデルはもちろん立てることができるが, 現在知られているものはいずれも数値計算を要し, また, 良く成立する実験式もあるが物理的な意味づけに乏しいため省略する.

2.6 電場効果トランジスタ II

引き続き FET の動作を調べよう. ただし, pn 接合から離れて表面や界面を使用してトランジスタ動作をさせる FET を見ていくことにする. pn 接合はドーピングにより空間的一様性を破るものであるが, 特にホモ接合の場合, ドーピングで接合面が決まっており, 「界面」という意識が薄くまた, バルク中にできるものなので表面の影響は余り受けにくい. Schottky 達が, 当時の工業技術で作製が容易で (とは言え, 超高純度結晶の成長技術や, 精密なドーピング技術など当時としては飛び抜けて困難な技術を要した) 安定で再現性が高い素子作製法として pn 接合を主役に据えた理由の 1 つもこの点である. これに対して, 半導体技術, 素子作製技術が飛躍的に高くなると, これまで厄介者扱いであった表面や界面を制御下に置いて素子動作をさせようという動きも広がり, やがて表面・界面はバルクを圧倒していくようになる. 本節はこれら「現代の主役たち」を紹介する.

2.6.1 Schottky 障壁 (接合)

これまで半導体のホモ接合を考えてきた. いきなり, ではあるが, 半導体と金属の接合を考えよう. 接合の様子を考えるときに (安易であるが) 便利な抛り所は

1. 硬いバンド近似 (rigid band approximation)
2. 接合より遠方でのバルク状態への復帰
3. 平衡状態で E_F (μ) が空間的に一定

であった. 金属と半導体の接合の場合, 2., 3. は良いとして, 1. をどう考えるかが問題になる.

半導体表面には状態密度の高い表面準位が存在することが多く, 金属=半導体接合はその影響を強く受ける. しかし, ここでは次のように考えよう. 「硬いバンド」の基準となるのは, 金属と半導体とで電子が抵抗なく行き来できる「バンド」の端を揃えることである. が, 金属と半導体とでは通常結晶構成もまるで異なり, このようなバンドは見出すことが困難である. そこで, 電子を真空準位まで引き出すことを考える. これに必要なエネルギーはいわゆる仕事関数である. 半導体, 金属の仕事関数をそれぞれ $e\phi_S$, $e\phi_M$ とする. 一般に $e\phi_M \neq e\phi_S$ である. 一方, 接合の条件 2. より, 接合より遠方ではバルクの E_F が一致し, 3. よりそれは接合付近でも一定である.

以下の手続きはもちろん物理的な過程ではなく人間が頭の中で辻褄を合わせていく様子であるが, 最終的な結果は実際の接合でも同じになると考えられる (もちろん, これも大いに理想化されており, 本当の現実の接合では更に状況は複雑である).

$e\phi_M$ が $e\phi_S$ よりも大きいとする. まず, 真空準位を一致させて, 界面までバルクの状態を伸ばしたとすると, 図 2.9 のように半導体のフェルミ準位が金属よりも高い位置に来る. これは, 半導体→金属へのキャリアの流出を生じる. 流出により半導体表面付近は帯電し, 面垂直方向に電場が生じる. 金属側も半導体からのキャリア流入に伴い帯

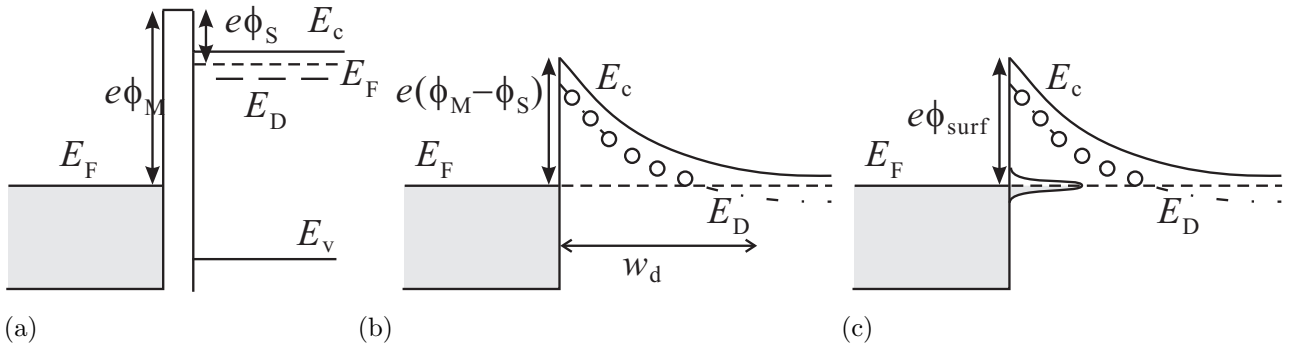


図 2.9 (a) 金属と半導体を、真空準位が一致するように接合した、と考える仮想的なバンドアラインメント。(b) 半導体表面準位がない、理想的な界面が形成された、とした場合のショットキー接合のバンド図。(c) 表面準位によるフェルミ準位のピン止めの様子を模式的に示したもの。伝導帯端 E_c からのフェルミ準位の位置は、表面準位位置 $-e\phi_{surf}$ に固定される。

電するが、金属側は自由電子の濃度が桁違いに高く、遮蔽長は1原子層以下の長さである。従って半導体からのキャリア流入に伴うバンドの傾きは無視できる。今、半導体側はn型にドーピングされており、ドナー濃度が N_D であるとする。金属表面に蓄積している全電荷面密度を $-Q$ とすると、表面 ($x = 0$) より x の距離での電場は $(eN_D x - Q)/\epsilon\epsilon_0$ であり、これによる $0 - x_d$ 間の電位差は

$$\phi(x_d) = \int_0^{x_d} (eN_D x - Q)/\epsilon\epsilon_0 dx = \frac{1}{\epsilon\epsilon_0} \left(\frac{eN_D}{2} x_d^2 - Qx_d \right) \quad (2.30)$$

である。電荷が蓄積している空乏層の厚さを w_d とすると、空乏層外で電場がゼロになる条件から、 $w_d = Q/eN_D$ である。条件 $e\phi(w_d) = \phi_M - \phi_S$ より Q を決めることができ、

$$Q = \sqrt{2\epsilon\epsilon_0 N_D e (\phi_M - \phi_S)}, \quad \therefore w_d = \sqrt{\frac{2\epsilon\epsilon_0 (\phi_M - \phi_S)}{eN_D}} \equiv \sqrt{\frac{2\epsilon\epsilon_0 V_s}{eN_D}}. \quad (2.31)$$

$eV_s \equiv \phi_M - \phi_S$ とした。以上によって金属-半導体界面には、電子 (p型の場合は正孔) にとって図 2.9(b) のような障壁が生じる。これをショットキー障壁 (Schottky barrier) と呼ぶ。

半導体側に V の電圧を加えたかすると、 V はほとんど半導体側にかかると考えてよいから、半導体が分からみた障壁高さは $e(V_s - V)$ に変化し、金属側から見た高さは eV_s のままである。半導体側はフェルミ縮退していないので本来は運動エネルギー分布を考えて障壁を乗り越える電子数を数えるべきであるが、ここでは簡単のため運動エネルギーが均一であるかすると、金属に対する熱電子放出式を使用して

$$J = AT^2 \left[\exp\left(\frac{e(V - V_s)}{k_B T}\right) - \exp\left(\frac{-eV_s}{k_B T}\right) \right] = eAT^2 \exp\left(\frac{-eV_s}{k_B T}\right) \left[\exp\left(\frac{eV}{k_B T}\right) - 1 \right]. \quad (2.32)$$

ここで、 A はリチャードソン係数と呼ばれる。1項目は半導体側からの電流、2項目は金属側からの電流である。結局、電流電圧特性はpn接合と類似で閾値電圧がショットキー障壁高さで決まっていることになる。

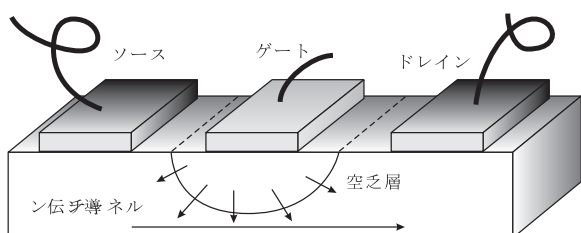
以上は半導体表面を大変に理想化した場合であったが、現実の金属-半導体接合では、やはり (2.32) と類似の電流電圧特性が得られる。ただし、(2.32) では金属を取り替れば障壁高さが変化するはずであるが、現実には (通常の場合) 全くそのようにはならず、金属によらずほとんど常に一定の障壁高さが得られる。これは、半導体表面にエネルギー幅が狭く、非常に状態密度の高い表面準位が存在し、この状態がちょうど理想的金属-半導体界面を考えたときの金属の役割を果たして表面付近にもともと空乏層が存在するためである。このような表面に金属を接触させても、表面準位が金属の効果を遮蔽して半導体側の空乏層の様子は変化しない。この時、フェルミ準位は表面準位の位置に貼り付いた状態になる。これをフェルミ準位のピン止めという。

このように、表面準位がフェルミ準位をピン止めしてしまうかすると、半導体によってバンドの曲がり方が決まるため、n型でショットキー接合ができる半導体ではp型ではできず、逆も片方しかできないことになる。実際、GaAsではp型のショットキー接合を作ることは困難、InPでは逆にn型のショットキー接合を作るのが難しい。このよ

うな場合でも、例えば p 型の半導体のバンドを強く押し下げて n 型のチャネルを形成する**反転層**が作れると両性のデバイスができるが、ショットキー接合の場合これも困難である。

2.6.2 MES-FET

III-V 族半導体の中でも電子デバイスに最も良く使用される GaAs は性質の良い酸化膜を形成しにくく、次節で述べる MOS 構造の作製が難しい。このため、ショットキー接合を使った金属-半導体 FET (Metal-Semiconductor FET, MES-FET) がかつては良く使用されていた。GaAs は電子の有効質量が軽く、移動度が大きいため、高速動作に向いており、マイクロ波の検波や増幅に使用されてきた。



MES-FET の構造は、左図のように単純で、伝導チャネルをショットキー接合へ加える逆バイアス電圧 (ゲート電圧) によって厚さを制限し、ソース・ドレイン間の電気抵抗を制御して信号を増幅する。ショットキー接合は次の MOS 構造に比べてゲートのリークが大きく、また、前節で述べたように、正負どちらかのキャリアに対する接合しかできないことが多いため、相補 (complementary) 回路が組めないため高密度集積には向かない。しかし、マイクロ波などの

高周波回路には依然、良く使用されている。

2.6.3 MOS 構造

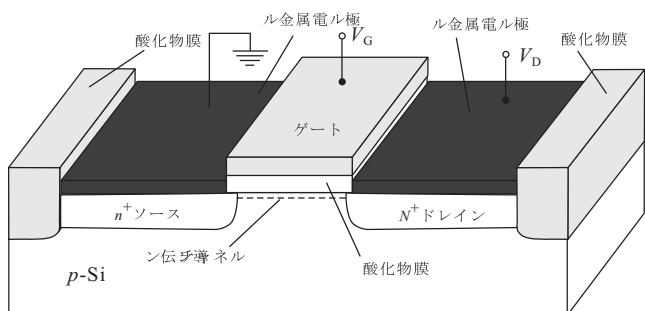


図 2.10 MOSFET 構造の概念図。熱酸化膜にリソグラフィで穴を開けて拡散させるプロセスのため、このような構造ができ上がることが多い。

金属-酸化膜-半導体 (Metal-Oxide-Semiconductor, MOS) 構造は、名前の通り金属と半導体との間に絶縁体となる酸化物を挟み込んだものである。特に最も良く使用される Si には非常に安定で絶縁性の良い 2 酸化ケイ素 (SiO_2) が存在し、熱酸化によって容易に形成でき、また、p 型、n 型両方の伝導チャネルを制御でき、相補型 MOS (Complementary MOS, CMOS) 回路が構成できた。CMOS 回路は消費電力を飛躍的に下げ、集積度の上昇をもたらすことで、半導体デジタル回路の主役となった。かつては高速論理回路は、バイポーラトランジスタを使ったエミッタ結合の回路 (Emitter Coupled Logic, ECL) が主流であったが、高集積化の要求、CMOS 回路の遮断周波数の向上に

より、少し以前より、いわゆるスーパーコンピュータも CMOS 論理回路を使用するようになった。

MOSFET 構造も、MESFET 同様チャネル上にゲートを配置する。MESFET のように空乏層でチャネルを潰す **デプレッション型**と、逆にゲートでバンドを E_F より下に押し下げて伝導チャネルを形成する **エンハンスメント型**がある。また、酸化物はショットキー接合に比べてはるかに高い電圧に耐えるため、バンドを大きく曲げて p 型半導体の表面に n 型の 2 次元的なチャネル (反転層, inversion layer) を作ることもできる。

参考文献

- [1] S. M. Sze, K. K. Ng, "Physics of semiconductor devices", (Wiley-Blackwell, 2007).
- [2] Jon Gertner, "The Idea Factory: Bell Labs and the Great Age of American Innovation", (Penguin Press, 2012).

[3] 丸善 実験物理学講座 3 「基礎技術 III」 測定技術 (1999) 第 2 章.

[4] 国府田隆夫, 終元宏 「光物性測定技術」 (東大出版会, 1983).

付録 C : Deep level transient spectroscopy (DLTS)

ここでは, DLTS の基本原理についてごく定性的に説明しておこう. 解析法の詳細は文献 [4] などにある. 逆バイアス電圧 V に依存する (2.25) を考え, 浅いドナー準位濃度 N_D に加えて深いドナー準位 N_P が生じているとする. すると, この深いドナーがバイアス電圧に応答する領域では電圧微分キャパシタンスは, 逆バイアス電圧 V に対して

$$w_d(V) \approx \left[\frac{2\epsilon\epsilon_0(V + V_{bi})}{e(N_D + N_P)} \right]^{1/2} \approx w_n, \quad (C.1)$$

$$C(V) = \sqrt{\frac{\epsilon\epsilon_0 e(N_D + N_P)}{2}} (V + V_{bi})^{-1/2} \quad (C.2)$$

となる. 今, 状況を簡単化するため, 逆バイアス電圧を V_p まで加え, 十分に時間を置き, 深い準位からも (C.1) で, $w_d(V_p)$ が与える空乏層領域からは電子が出払いしているものとする*2. ここで, V を急激に $V_0 < V_p$ まで戻すと, $w(V_0) < x \leq w(V_p)$ にあるドナー準位にキャリアが落ち込む. 浅い準位の捕獲レートは大きく, ms 程度の時間スケールであれば全く遅延なく応答するが, 深い準位は, 一般に温度によって捕獲レートが大きく変化し, 捕獲までの平均時間が ms から, s 更に, min, hour, day まで伸びることもざらではない. この場合, C が時間変化する様子が, ある温度で観測している時間窓で見えるようになり, 更に低温では深い準位による C の変化が見えなくなってしまう.

この様子を深い準位が 1 種類の場合について, 図 2.11(a) に示した. ここで, $V_p \rightarrow V_0$ とした時刻を $t = 0$ として t_1, t_2 で測定した微分電気容量の差 $\Delta C = |C(t_1) - C(t_2)|$ を温度に対してプロットすることを考える. 今, 深いドナー準位が 2 種類あって, 捕獲断面積がそれぞれ図 2.11(b) の上図のように変化していたとすると, ΔC はこれに応じて, 2 つのピークを持つ. この温度変化を解析することで, 深い準位の濃度や捕獲断面積などに関するデータが

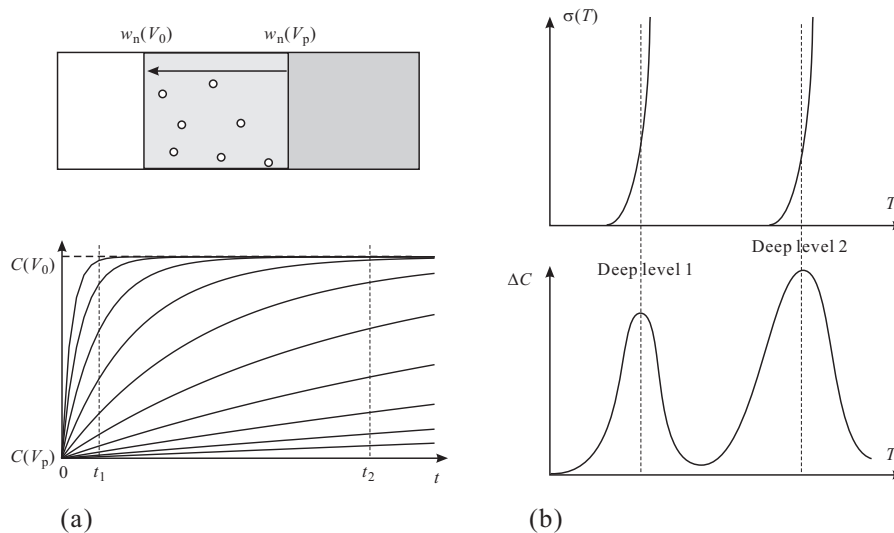


図 2.11 (a) 上: 逆バイアス V_p 状態から V_0 状態にすることで, 浅いドナー準位, 及び深いドナー準位の一部がキャリアを捕獲できる状態となることを模式的に示した. 下: キャリアの捕獲に伴い, 微分キャパシタンス $C(V)$ が時間に対して過渡応答を示す様子. (b) 上: 2 種類の深い準位が存在し, その捕獲断面積 σ が温度によって変化する様子を示した. 下: 上の $\sigma(T)$ から DLTS の信号が生じる様子.

*2 低温では, 深い準位の捕獲放出レートは大変小さくなり, 放出に日単位の時間を要するようになることも稀ではなく, このような条件で実際に実験することはまずないが, 結局ほとんど同じ結果が得られるので, ここではこのように考えておく.

得られ、光学応答と組み合わせることで、深い準位の種類を同定したり、性質を調べたりすることができる[?]. また、 V_0 , V_p を変化させることで、深い準位の接合深さ方向プロファイルを調べることもできる.