半導体 第9回

勝本信吾

東京大学物性研究所

2013年6月14日

3.2 接合型電場効果トランジスタ

図 9.1 に JFET の構造模式図を示した.図は n チャネルのもので, チャネル両端にソース (Source, S), ドレイン (Drain, D) と呼ばれる電極が取り付けられている.チャネルはゲート (Gate, G) と呼ばれる p⁺ 領域で挟み付けら れている.動作原理は見てわかるように極めて簡単で, 白く描いた空乏領域を, 逆方向電圧をゲートに加えることで 式 (??) に従って広げ, 伝導に有効なチャネル幅を狭めて伝導度を制御しようというものである.BJT が回路的には 電流制御デバイスと言っても差し支えなかったのに対して, こちらは明らかに電圧制御デバイスであり, 入力抵抗も pn 接合の逆方向抵抗となるので高入力インピーダンス素子ということになる.

簡単な物理モデルを示しておこう.これまでの pn 接合の扱いにならって,空乏層-伝導チャネルの境目は急激であるとする.ゲート長を L, JFET の厚さを $2w_t$ とする.チャネルに沿った方向を y 軸に取る.空乏層幅 w_d は

$$w_d(y) = \sqrt{\frac{2\epsilon\epsilon_0 V(y)}{eN_D}} \tag{9.1}$$

である.V(y)はy位置に接合を通して生じている電位(差)で, $V_{\rm bi}$ と逆バイアスゲート電圧 $V_{\rm g}$ を合わせたものから,電流を流すためにチャネル方向にかかっている電圧 $V_{\rm ch}$ を引いたものである.

$$V(y) = V_{\rm g} + V_{\rm bi} - V_{\rm ch}(y).$$

今は, 少数キャリアの注入はなく, 多数キャリアのドリフト電流を考慮すれば良い. y 方向電場は dV/dy であり, チャネルを流れるドリフト電流は, チャネルの深さ方向幅を W として

$$J_{ch} = eN_D \mu_n \frac{dV}{dy} \cdot 2(w_t - w_d)W$$
(9.2)



図 9.1 JFET(n チャネル)の構造模式図(上左端).p⁺ 層は,アクセ プターとなり得る金属をそのまま合金化するのが最も簡単な方法.中 央図は,ゲートに逆方向電圧を加えて白く描いた空乏領域を広げた様子 を示した.右端には回路図シンボルを示している.左図はモデル寸法. J_{ch} をチャネル長 Lについて積分すると, J_{ch} 自体は一様で $J_{ch}L$ になるはずであるから,

$$J_{ch}L = \int_0^L J_{ch}dy = 2eN_D\mu_n W \int_0^L (w_t - w_d) \frac{dV}{dy} dy = 2w_t eN_D\mu_n W \int_{V_0}^{V_L} \left(1 - \frac{w_d}{w_t}\right) dV.$$
(9.3)

 $w_d = w_t$ となって $J_{ch} = 0$ となる Vを V_c と置くと, $V_c = eN_D w_t^2/2\epsilon\epsilon_0$ であり,これを使って, $w_d/w_t = \sqrt{V/V_c}$ と書き, J_{ch} を次のように表すことができる.

$$J_{\rm ch} = \frac{2N_D e\mu_n W w_t}{L} \left[V_L - V_0 + \frac{2}{3\sqrt{V_c}} (V(V_0)^{3/2} - V(V_L)^{3/2}) \right].$$
(9.4)

式 (9.4) を全 V_L 領域に適用してしまうと,小さい電圧では,第1項の線形項が大きく電流は直線的に立ち上がる が,電圧増加と共にやがて 3/2 乗の項が効いて反転し電流が減少するという負性抵抗を示すことになる.現実に生じ ていることは,電圧増加に対して余計に流れようとする電流により電位分布が発生し,これが空乏層幅を広げてチャ ネル幅が狭くなる現象であり,電流が減少しながら空乏層幅が広がることはあり得ず,モデルに問題(等電位面が平 面で y 軸に垂直,という仮定など)があり,電位電荷分布を正しく扱えていないことが明らかである.現実には空乏 層幅増大に伴い,電流が V_L を増大してもほとんど増加しない飽和領域が生じる.飽和領域付近のもう少し現実的な 電位電荷分布を表す数理モデルはもちろん立てることができるが,現在知られているものはいずれも数値計算を要 し,また,良く成立する実験式もあるが物理的な意味づけに乏しいため省略する.

4 電場効果トランジスタ ||

引き続き FET の動作を調べよう.ただし,pn 接合から離れて表面や界面を使用してトランジスタ動作をさせる FET を見ていくことにする.pn 接合はドーピングにより空間的一様性を破るものであるが,特にホモ接合の場合, ドーピングで接合面が決まっており,「界面」という意識が薄くまた,バルク中にできるものなので表面の影響は余 り受けない.Schockley 達が,当時の工業技術で作製が容易で(とは言え,超高純度結晶の成長技術や,精密なドー ピング技術など当時としては飛び抜けて困難な技術を要した)安定で再現性が高い素子作製法として pn 接合を主役 に据えた理由の1つもこの点である.これに対して,半導体技術,素子作製技術が飛躍的に高くなると,これまで厄 介者扱いであった表面や界面を制御下に置いて素子動作をさせようという動きも広がり,やがて表面・界面はバルク を圧倒していくようになる.本節はこれら「現代の主役たち」を紹介する.

4.1 Schottky 障壁 (接合)

これまで半導体のホモ接合を考えてきた.いきなり,ではあるが,半導体と金属の接合を考えよう.接合の様子を 考えるときに(安易であるが)便利な拠り所は

- 1. 硬いバンド近似 (rigid band approximation)
- 2. 接合より遠方でのバルク状態への復帰
- 3. 平衡状態で *E*_F(*µ*) が空間的に一定

であった.金属と半導体の接合の場合,2.,3.は良いとして,1.をどう考えるかが問題になる.

半導体表面には状態密度の高い表面準位が存在することが多く,金属=半導体接合はその影響を強く受ける.しかし,ここでは次のように考えよう.「硬いバンド」の基準となるのは,金属と半導体とで電子が抵抗なく行き来できる「バンド」の端を揃えることである.が,金属と半導体とでは通常結晶構成もまるで異なり,このようなバンドは見出すことが困難である.そこで,電子を真空準位まで引き出すことを考える.これに必要なエネルギーはいわゆる仕事関数である.半導体,金属の仕事関数をそれぞれ $e\phi_{\rm S}$, $e\phi_{\rm M}$ とする.一般に $e\phi_{\rm M} \neq e\phi_{\rm S}$ である.一方,接合の条件 2.より,接合より遠方ではバルクの $E_{\rm F}$ が一致し,3.よりそれは接合付近でも一定である.

以下の手続きはもちろん物理的な過程ではなく人間が頭の中で辻褄を合わせていく様子であるが,最終的な結果は 実際の接合でも同じになると考えられる(もちろん,これも大いに理想化されており,本当の現実の接合では更に状



図 9.2 (a) 金属と半導体を,真空準位が一致するように接合した,と考える仮想的なバンドアラインメント.(b) 半導体表面準位がない,理想的な界面が形成された,とした場合のショットキー接合のバンド図.(c) 表面準位に よるフェルミ準位のピン止めの様子を模式的に示したもの.伝導帯端 E_c からのフェルミ準位の位置は,表面準 位位置 $-e\phi_{surf}$ に固定される.

況は複雑である).

 $e\phi_{\rm M}$ が $e\phi_{\rm S}$ よりも大きいとする.まず,真空準位を一致させて,界面までバルクの状態を伸ばしたとすると,図 9.2 のように半導体のフェルミ準位が金属よりも高い位置に来る.これは,半導体 金属へのキャリアの流出を生じる.流出により半導体表面付近は帯電し,面垂直方向に電場が生じる.金属側も半導体からのキャリア流入に伴い帯 電するが,金属側は自由電子の濃度が桁違いに高く,遮蔽長は1原子層以下の短さである.従って半導体からのキャ リア流入に伴うバンドの傾きは無視できる.今,半導体側はn型にドープされており,ドナー濃度が N_D であるとする.金属表面に蓄積している全電荷面密度を-Qとすると,表面 (x = 0)より xの距離での電場は $(eN_D x - Q)/\epsilon\epsilon_0$ であり,これによる $0 - x_d$ 間の電位差は

$$\phi(x_d) = \int_0^{x_d} (eN_D x - Q) / \epsilon \epsilon_0 dx = \frac{1}{\epsilon \epsilon_0} \left(\frac{eN_D}{2} x_d^2 - Qx_d \right)$$
(9.5)

である.電荷が蓄積している空乏層の厚さを w_d とすると,空乏層外で電場がゼロになる条件から, $w_d = Q/eN_D$ である.条件 $e\phi(w_d) = \phi_M - \phi_S$ よりQを決めることができ,

$$Q = \sqrt{2\epsilon\epsilon_0 N_D e(\phi_M - \phi_S)}, \quad \therefore w_d = \sqrt{\frac{2\epsilon\epsilon_0 (\phi_M - \phi_S)}{eN_D}} \equiv \sqrt{\frac{2\epsilon\epsilon_0 V_s}{eN_D}}.$$
(9.6)

 $eV_s \equiv \phi_M - \phi_S$ とした.以上によって金属-半導体界面には,電子 (p 型の場合は正孔)にとって図 9.2(b) のような 障壁が生じる.これをショットキー障壁 (Schottky barrier) と呼ぶ.

半導体側に V の電圧を加えたとすると, V はほとんど半導体側にかかると考えてよいから,半導体が分からみた 障壁高さは $e(V_s - V)$ に変化し,金属側から見た高さは eV_s のままである.半導体側はフェルミ縮退していないので 本来は運動エネルギー分布を考えて障壁を乗り越える電子数を数えるべきであるが,ここでは簡単のため運動エネル ギーが均一であるとすると,金属に対する熱電子放出式を使用して

$$J = AT^{2} \left[\exp\left(\frac{e(V - V_{s})}{k_{\rm B}T}\right) - \exp\left(\frac{-eV_{s}}{k_{\rm B}T}\right) \right] = eAT^{2} \exp\left(\frac{-eV_{s}}{k_{\rm B}T}\right) \left[\exp\left(\frac{eV}{k_{\rm B}T}\right) - 1 \right].$$
(9.7)

ここで, A はリチャードソン係数と呼ばれる.1項目は半導体側からの電流, 2項目は金属側からの電流である.結局,電流電圧特性は pn 接合と類似で閾値電圧がショットキー障壁高さで決まっていることになる.

以上は半導体表面を大変に理想化した場合であったが,現実の金属-半導体接合では,やはり (9.7) と類似の電流電 圧特性が得られる.ただし,(9.7) では金属を取り替えれば障壁高さが変化するはずであるが,現実には(通常の場 合)全くそのようにはならず,金属によらずほとんど常に一定の障壁高さが得られる.これは,半導体表面にエネル ギー幅が狭く,非常に状態密度の高い表面準位が存在し,この状態がちょうど理想的金属-半導体界面を考えたとき の金属の役割を果たして表面付近にもともと空乏層が存在するためである.このような表面に金属を接触させても, 表面準位が金属の効果を遮蔽して半導体側の空乏層の様子は変化しない.この時,フェルミ準位は表面準位の位置に 貼り付いた状態になる.これをフェルミ準位のピン止めという.

このように,表面準位がフェルミ準位をピン止めしてしまうとすると,半導体によってバンドの曲がり方が決まる ため,n型でショットキー接合ができる半導体ではp型ではできず,逆も片方しかできないことになる.実際,GaAs ではp型のショットキー接合を作ることは困難,InPでは逆にn型のショットキー接合を作ることが難しい.このよ うな場合でも,例えばp型の半導体のバンドを強く押し下げてn型のチャネルを形成する反転層が作れると両性のデ バイスができるが,ショットキー接合の場合これも困難である.

4.2 MES-FET

III-V 族半導体の中でも電子デバイスに最も良く使用される GaAs は性質の良い酸化膜を形成しにくく,次節で 述べる MOS 構造の作製が難しい.このため,ショットキー接合を使った金属-半導体 FET (MEtal-Semiconductor FET, MES-FET) がかつては良く使用されていた.GaAs は電子の有効質量が軽く,移動度が大きいため,高速動 作に向いており,マイクロ波の検波や増幅に使用されてきた.



高周波回路には依然,良く使用されている.

MES-FET の構造は, 左図のように単純で, 伝導チャネ ルをショットキー接合へ加える逆バイアス電圧(ゲート電 圧)によって厚さを制限し, ソース・ドレイン間の電気抵抗 を制御して信号を増幅する.ショットキー接合は次の MOS 構造に比べてゲートのリークが大きく,また,前節で述べた ように,正負どちらかのキャリアに対する接合しかできな いことが多いため,相補(complementary)回路が組めない ため高密度集積には向かない.しかし,マイクロ波などの



4.3 MOS 構造

図 9.3 MOSFET 構造の概念図.熱酸化膜にリソグラフィーで穴を開けて拡散させるプロセスのため,このような構造ができ上がることが多い.

金属-酸化物-半導体 (Metal-Oxide-Semiconductor, MOS)構造は,名前の通り金属と半導体との間に絶縁 体となる酸化物を挟み込んだものである.特に最も良 く使用される Si には非常に安定で絶縁性の良い2 酸 化ケイ素 (SiO₂)が存在し,熱酸化によって容易に形 成でき,また,p型,n型両方の伝導チャネルを制御 でき,相補型 MOS(Complementary MOS, CMOS) 回路が構成できた.CMOS 回路は消費電力を飛躍的 に下げ,集積度の上昇をもたらすことで,半導体デジ タル回路の主役となった.かつては高速論理回路は, バイポーラトランジスタを使ったエミッタ結合の回路 (Emitter Coulpled Logic, ECL)が主流であったが, 高集積化の要求,CMOS 回路の遮断周波数の向上に

より,少し以前より,いわゆるスーパーコンピュータも CMOS 論理回路を使用するようになった.

MOSFET 構造も, MESFET 同様チャネル上にゲートを配置する. MESFET のように空乏層でチャネルを潰す デプレション型と, 逆にゲートでバンドを *E*_F より下に押し下げて伝導チャネルを形成するエンハンスメント型があ る.また,酸化物はショットキー接合に比べてはるかに高い電圧に耐えるため, バンドを大きく曲げて p型半導体の 表面に n型の2次元的なチャネル (反転層, inversion layer) を作ることもできる.



本章では,これまで準備してきた材料を元に,量子 現象が準粒子レベルで現れる「量子構造」を形成し, 実際にどのような現象が現れるのか見ていくことにし よう.まずは,ヘテロ接合を使って

半導体ヘテロ接合を実際にどのように作製するかに ついては, Ch.2, 6.2 節で述べた. 左図は様々な無機 半導体について,格子定数に対してバンドギャップを プロットしたもので,点の間を繋ぐ線は,この点間に 相当する混晶を表している.一部に一件不自然な折れ 曲がりが見られるが,これは,バンドギャップを決め ている k 空間内の点が変化して (例えば,ある組成で, 伝導帯の最もエネルギーの低い点が Γ 点から L 点に 切り替わるなど)組成,従って格子定数の変化に対す る変化の仕方が屈曲したものである.

灰色の帯で表したのが格子定数が比較的近く,格子

マッチしたセットとして良くヘテロ接合に使用されるグループである.この帯の中の点や線がある領域をヘテロ接合のバンドギャップ差として使用できることになる.

1 ヘテロ接合と包絡関数近似

第2回3.2節のブロッホ振動の所で先取りして見たように,ヘテロ接合部 分は電子波動関数にとってステップ関数のようなポテンシャルとして扱うこ とができる,と期待される.これは,その後に学んだ包絡関数の考え方を使 えば,包絡関数を波動関数と読み替え,ヘテロ接合をステップポテンシャル と見る超初等量子力学系を実現できることを意味する.実際には,一般のヘ テロ接合は大変複雑な問題であり,包絡関数近似(本来はポテンシャル空間 変化が原子間隔に比べて緩やかであることを要求する)が成立しない場合も 多い.最もポピュラーな(Al,Ga)As/GaAs界面においては,幸いなことに包



絡関数近似がかなりよく成立することがわかっている.ここでは,どのような場合に包絡関数近似がそれなりに成立 するのか,k·p 摂動の立場から考えてみる.

A, B 2つの半導体を z = 0 面で接合させる (右上図). 各領域で, Bloch 関数で展開し

$$\psi^{(A)}(\mathbf{r}) = \sum_{l} f_{l}^{(A)}(\mathbf{r}) u_{l\mathbf{k}}^{(A)}(\mathbf{r}), \quad \psi^{(B)}(\mathbf{r}) = \sum_{l} f_{l}^{(B)}(\mathbf{r}) u_{l\mathbf{k}}^{(B)}(\mathbf{r})$$
(9.8)

とする.l はバンド指数, $u_{lk}^{(A,B)}$ は格子周期関数であるが,簡単のため,これらと分散関係は A,B で共通, $u_{lk}^{(A)}(\mathbf{r}) = u_{lk}^{(B)}(\mathbf{r}), \quad \partial \epsilon_l^{(A)} / \partial \mathbf{k} = \partial \epsilon_l^{(B)} / \partial \mathbf{k}, とする.波動関数接続条件は,<math>xy$ 面ベクトルを r_{xy} として

$$f_l^{(A)}(\boldsymbol{r}_{xy},0) = f_l^{(B)}(\boldsymbol{r}_{xy},0).$$
(9.9)

 r_{xy} についても Bloch 関数で書き,

$$f_l^{(A,B)} = S^{-1/2} \exp(i \mathbf{k}_{xy} \cdot \mathbf{x}) \chi_l^{(A,B)}(z)$$
(9.10)

とする. $S^{-1/2}$ はxy面内規格化定数, $\chi_l(z)$ が包絡関数である.

ここで, k = 0 に対して格子周期関数と離散準位を求め, $k \neq 0$ の領域を $k \cdot p$ に比例する摂動ハミルトニアンに よって離散準位が混じる効果によって表す所謂 $k \cdot p$ 摂動を適用すると, $\chi = {\chi_i}$ を求める方程式は

$$\mathscr{D}^{(0)}\left(z,-i\hbar\frac{\partial}{\partial z}\right)\boldsymbol{\chi} = \epsilon\boldsymbol{\chi}$$
(9.11)

と書ける.ただし, $N \times N$ の演算子行列 $\mathcal{D}^{(0)}$ は次の通りである.

$$\mathscr{D}_{lm}^{(0)}\left(z,\frac{\partial}{\partial z}\right) = \left[\epsilon_l(z) + \frac{\hbar^2 k_{xy}^2}{2m_0} - \frac{\hbar^2}{2m_0}\frac{\partial^2}{\partial z^2}\right]\delta_{lm} + \frac{\hbar \mathbf{k}_{xy}}{m_0} \cdot \langle l|\mathbf{p}_{xy}|m\rangle - \frac{i\hbar}{m_0}\langle l|p_z|m\rangle\frac{\partial}{\partial z},\tag{9.12}$$

$$\epsilon_l(z) = \epsilon_l^{(A)} \quad (z < 0), \quad \epsilon_l^{(B)} \quad (z \ge 0).$$
(9.13)

ここで, $|u_{m0}
angle$ などを|m
angleと書いている.

「バンド不連続ポテンシャル」を強調して

$$V_l(z) \equiv \begin{cases} 0 & z < 0 \ (z \in \mathbf{A}) \\ \epsilon_l^{(\mathbf{B})} - \epsilon_l^{(\mathbf{A})} & z \ge 0 \ (z \in \mathbf{B}) \end{cases}$$
(9.14)

と書くと,

$$\sum_{m=1}^{N} \left\{ \left[\epsilon_{m0}^{(A)} + V_m(z) + \frac{\hbar^2 k_{xy}^2}{2m_0} - \frac{\hbar^2}{2m_0} \frac{\partial^2}{\partial z^2} \right] \delta_{lm} - \frac{i\hbar}{m_0} \langle l|\hat{p}_z|m\rangle \frac{\partial}{\partial z} + \frac{\hbar \mathbf{k}_{xy}}{m_0} \cdot \langle l|\hat{\mathbf{p}}_{xy}|m\rangle \right\} \chi_m = \epsilon \chi_l \qquad (9.15)$$

という $\{\chi_l\}$ に関する連立方程式が得られる.

以上から,バンド l の包絡関数 χ_l の接続条件を考える.すでに見たように,ここでは u_l が A, B で変化しない としたため, χ_l は界面で連続でなければならない.一方 χ_l が連続という条件下で (9.15) が更に χ_l に課す条件は, (9.15) を界面をまたいで積分することで,

$$\mathscr{A}^{(A)}\chi^{(A)}(z_0 = 0) = \mathscr{A}^{(B)}\chi^{(B)}(0), \qquad (9.16)$$

の形に得られる.ただし,

$$\mathscr{A}_{lm} = -\frac{\hbar^2}{2m_0} \left[\delta_{lm} \frac{\partial}{\partial z} + \frac{2i}{\hbar} \langle l | p_z | m \rangle \right] \tag{9.17}$$

である. $k \cdot p$ 摂動中のバンドの混じりの項 $\langle l|p_z|m \rangle$ によって,包絡関数の微分が連続,という接続境界条件は一般には成立しない.逆にこの項が小さくなることが $k \cdot p$ 近似の範囲内では包絡関数にポテンシャル問題の処方が適用可能となる条件である.